

CMS 系列

芯片应用注意事项

作者：吴家洪

日期：2014-8-18

1、简介

一个硬件和软件设计完美的系统应用板，除了可以提升对电源和各种辐射杂讯的免疫力，而且能够保证系统稳定可靠地工作，只有将两者有机的结合才能得到产品的更高性价比。

本文则针对 CMS 微控制器的特点，从软件和硬件设计两个方面讲述有关抗杂讯可靠性设计方面的注意事项作为开发者方案设计参考。

2、软件抗干扰设计

- ◆ 看门狗的合理使用
- ◆ I/O 口的设置，及操作
- ◆ 专用寄存器的定时刷新
- ◆ RAM 的合理规划
- ◆ 外部中断的选用
- ◆ 类似死循环的等待程序处理
- ◆ 冗余 ROM 处理及软件陷阱

2.1、看门狗的正确使用

看门狗计时器的振荡源，来源于芯片内部独立的低速 RC 振荡。看门狗计时器的溢出时间一般为 18MS。由于内部独立 RC 振荡频率受工作电压和环境温度影响，因此看门狗溢出时间为一般经验值。

看门狗除了在特殊场合用作计时器外，主要用来防止程序的跑飞。但如果使用方法不当，看门狗的作用便不能充分发挥。

看门狗的正确使用一般要注意以下几个方面：

1. CONFIG 配置选择
2. 复位看门狗计时器的间隔时间
3. 复位看门狗计时器的位置。

➤ CONFIG 配置选择

看门狗计时器可由 CONFIG 配置选项使能和关断，建议在对静态功耗要求不高的应用中一直使能看门狗。当 CPU 受干扰落入死循环后，能及时发现并使整个系统复位。

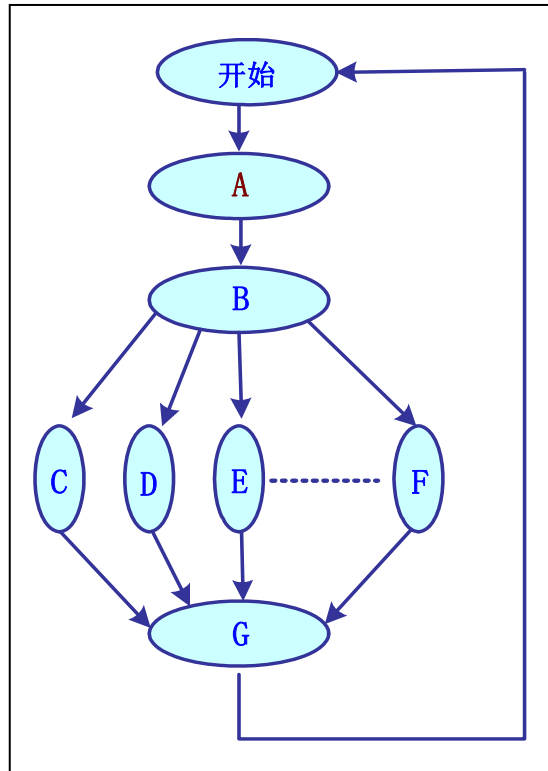
➤ 复位看门狗计时器的间隔时间

在程序设计过程中，要留意复位看门狗计时器的最大间隔时间，特别是频繁进入中断处理程序的场合中，以免在某种特殊情况下，看门狗计时器溢出导致芯片复位。

➤ 复位看门狗计时器的位置：

用户设计的程序一般都可以简化成如右图所示的原型。一般来说复位看门狗计时器的最好在 A 处，即将复位设置在程序的主干道上。这样如果程序跑飞造成某个程序模块的死循环回不到程序的主干道上，看门狗计

时器就会及时溢出促使芯片复位。特别是要注意不要安置在如图所示的 C、D、E、F 处或中断处理程序中。而且复位看门狗计时器的动作最好 只作一次，从而避免在某个死循环中还是一直复位，看门狗计时器也就失去了作用。



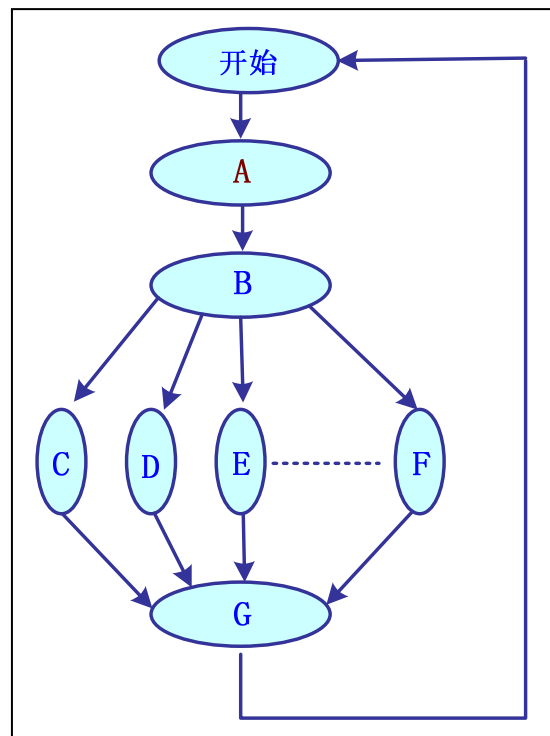
2.2、IO 口设置

由于 I/O 口在整个系统中作为信号输入和信号输出的关键部位，所以其设定在程序开发中也要引起注意：

- 作为 Input 口，要设定相应位的上拉电阻，以避免信号悬浮时侦测有误，并对输入信号做数字滤波处理防止因为杂讯干扰而误判。
- 悬空的 I/O 口尽可能设置为输出口。
- 尽可能对 I/O 口进行整体操作。
- 程序设计中，I/O 口的方向及输出电平寄存器设置要经常刷新，防止因异常情况引起设置的改变，造成系统侦测、控制的紊乱。
- 某些特殊场合由于安全的需要，具有危险性的负载可以利用软件脉冲驱动的方式，透过电容耦合，以避免微控制器复位或当机时的误启动造成的危险。
- 在接入长线的系统中，要在靠近芯片的地方放置限流电阻及去耦电容。

2.3、专用寄存器处理

芯片的专用寄存器用于控制芯片各个模块的工作模式，用户应定时根据自己需要刷新这些寄存器，防止因异常情况引起设置的变化，引起功能错乱，用户设计的程序一般都可以简化成如右图所示的原型。建议在 A 处刷新专用寄存器。



2.4、类似死循环等待程序处理

MCU 控制系统中会存在很多等待程序，如等待 AD 转换完成，等待触摸转换完成，等待计时器计数完成等等。这些程序可能因为外部电压波动及强干扰导致专用控制模块使能位被意外复位从而使得这些等待程序变成死循环导致整个芯片意外复位。

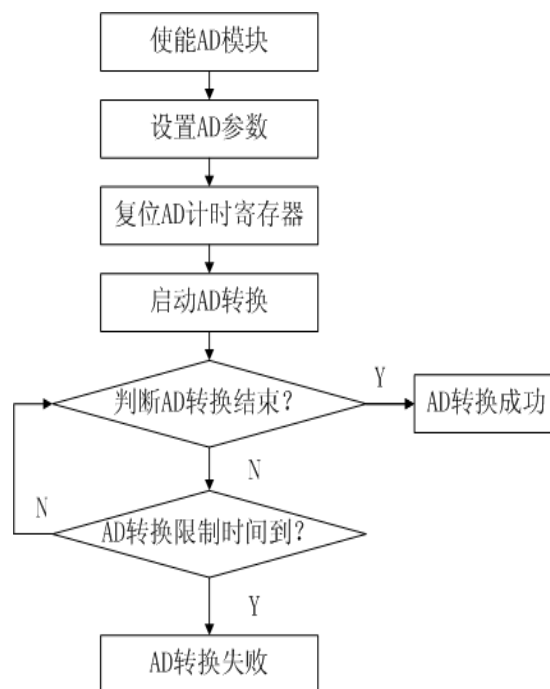
处理这些程序时要注意以下几点：

1. 不能在等待的地方放置 CLRWDWT 指令，这会导致芯片一直执行该等待程序。
2. 加入软件看门狗限制执行等待程序的时间，如超过限制时间则退出等待程序继续执行其他程序。

2.5、AD 等待程序处理

```

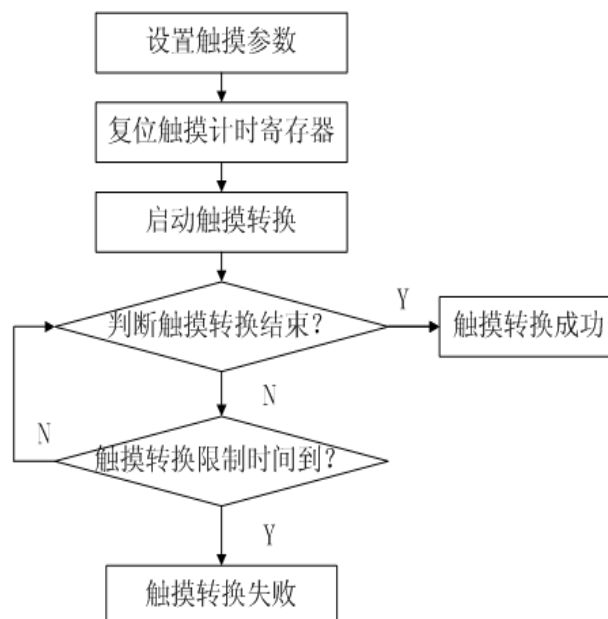
AD_COM:
    LD      ADCON,A    ;设置 AD 通道及 AD 时钟
    NOP
    SETB   ADCON,0
    NOP
    NOP
    CLR    ADTIME ;复位 AD 计时寄存器
    CLRB   ADCON,0 ; AD 转换开始
    NOP
AD_WAIT:
    SZB    ADCON,3    ; 判断 AD 结束
    JP     AD_OK
    SZDECR ADTIME     ; AD 时间限制
    JP     AD_WAIT
    JP     AD_ERR
AD_OK:
    CLRB   B_ADERR ;AD 转换 OK 清 AD 错误标志
    RET
AD_ERR:
    SETB   B_ADERR ; AD 转换错误标志
    RET
    
```



2.6、触摸等待程序处理

```

KSCAN_COM:
    LDIA    002H
    LD      KEY_C1,A
    LDIA    28H
    LD      KEY_C,A
    NOP
    CLR     KEYTIME ;清零按键计时寄存器
    SETB    KEY_C,7 ;启动触摸模块
KSCAN_WAIT:
    SZB     KEY_C1,7 ;判断触摸完成标志
    JP      KSCAN_WAIT_OK
    SZDECR  KEYTIME ;触摸转换等待计时。
    JP      KSCAN_WAIT
    JP      KSCAN_WAIT_ERR
KSCAN_WAIT_OK:
    CLRB    B_KEY_ERR
    RET
KSCAN_WAIT_ERR:
    SETB    B_KEY_ERR
    RET
    
```

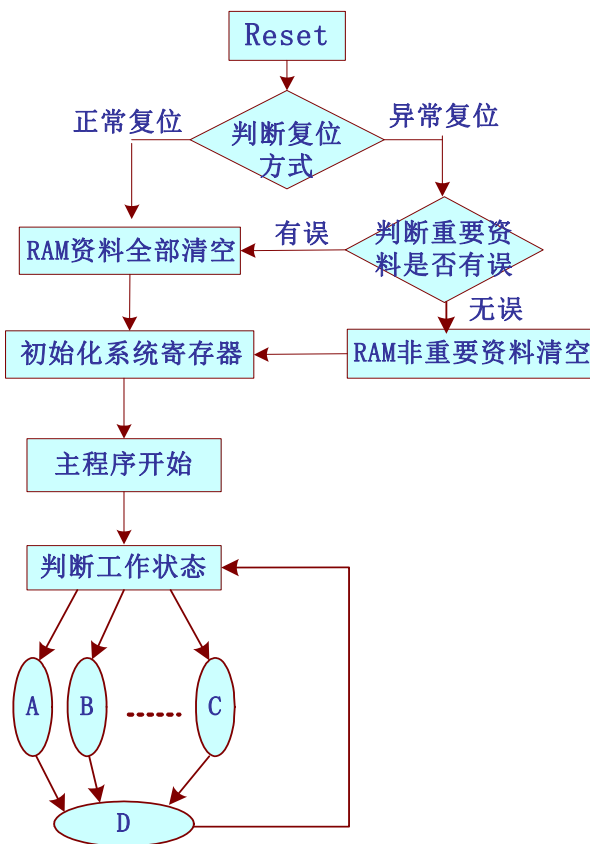


2.7、RAM 的规划与使用

一般来说，如果产品的抗干扰要求较高，可在芯片复位时通过校验几个 RAM 是否为设置值，采用如右图所示为程序处理方式来判断芯片是否为正常复位，采用这种方法要注意以下几点。

1. 程序中要做 RAM 中重要资料正确性的判断，资料正确不能清除，在主程序中针对重要资料作相应的判断执行异常复位前的工作流程。设计者可以利用多个 RAM 单元备份同一重要资料，以利于复位后资料正确性的判断。

2. 由于芯片 RAM 在比较低的电压才会丢掉，所以采用这种方法的电源电路要加入合适的放电电阻（若选用带内部基准源的 MCU，可与内部基准源配合使用），来解决掉电后快速复位的问题。



2.8、软件抗干扰设计

在程序开发过程中，有些细节的方面引起注意也会对抗杂讯有所帮助：

- ROM 中的空白区，用户可以加入 JP RESET 指令，可以防止程序误跳到 ROM 空白区造成的意外情况。
- 在芯片初始化程序中，RAM 资料视情况需清除或重新赋值，以防意外情况产生。而且，如果有多余 RAM 单元的存在，建议将重要资料作备份（特别是 I/O 控制参数），以保证资料的正确性。一些重要寄存器不论是否有使用过，建议按照实际情况进行规划处理。
- 外部中断信号持续两个指令周期便能触发中断，因此在高抗干扰要求场合下，尽量不要使用外部中断或是硬件做好非正常信号的处理。
- 在可能出现死循环的程序部分加入软件陷阱或者退出机制，避免出现意外情况。
- 芯片初始化完成后，在 RAM 中写入检查样本（例如 55AAH），并在经常执行的路径上读回检查，防止资料被破坏。
- 芯片外部周边可编程硬件需要经常刷新，以利于被干扰后重新恢复状态。
- 在 I/O 口复用扫描按键（矩阵扫描按键）的方案中，扫描按键时用尽可能少的 I/O 口作输入口，因为矩阵扫描按键的 PCB 图中 I/O 口都有较为复杂的走线，输入口容易将干扰引入芯片。若条件允许请在按键扫描输入口接一个小容量的旁路电容（如 101, 具体参数视线路板走线而定）。

3、硬件抗干扰设计

- 在选用外部复位时（LVR disable）将 RST 端上拉一 100K 欧姆左右的电阻到 芯片 Vdd 端，下拉 10k 接到芯片 Vss 端。此外复位电路在 PCB 布线时，尽量要靠近复位管脚。
- 选用抗杂讯能力强的电源电路，若条件允许通过低通滤波器接入电网。
- 具有高噪声的负载最好以光耦等元件隔离或加有吸噪声电路。
- 按键或输出容易受干扰的线路上应预留电阻或电容位置，在必要时加入元器件以增强系统抗干扰能力。
- 电源电路部分应加入高频滤波电路，以确保电源杂讯的排除。一般来说芯片的 Vdd 与 Vss 输入端要并入一颗 0.1 μ F 电容，在电源不稳定的状况下还需加入一颗大容量电容来蓄电。
- 如果有危险的负载，应加有上拉或下拉电阻以防止微控制器损坏时的误动作，最好采用交流驱动。
- 系统板的电源线和地线在布线时尽量加粗、并行且保持小的间距，争取最小的电磁干扰。而且 MCU 的供电电源在整个系统电源线上截取时，应首先经过滤波电容再到达芯片和芯片系统内的其它元件。与芯片的 Vdd 和 Vss 管脚的连线尽量不使用跳线。
- 复位电路、振荡电路尽量接近于芯片，且如果与电源或地相关的线路一定要与芯片的 Vdd 和 Vss 直接相连，不要直接和系统大电源或大地直接相连。尽量不使用跳线，不得已使用跳线时，要采用粗跳线或多根跳线以降低阻抗值。

3.1、PCB 布线注意事项

PCB 布板一般注意以下几点：

➤ 在元器件的布局方面，应该把相互有关的元件尽量放得靠近一些，例如时钟发生器、晶振、时钟输入端都易产生噪声，在放置的时候应把它们靠近些。对于那些易产生噪声的器件、交流电路、大电流电路开关电路等，应尽量使其远离微控制器的逻辑控制电路，如果可能将这些电路另作电路板，这样有利于抗干扰，提高电路工作的可靠性。

在关键元件芯片旁边安装去耦电容。印制电路板走线、引脚连线和接线等都可能含有较大的电感效应。大的电感可能会在 Vcc 走线上引起严重的开关噪声尖峰。防止 Vcc 走线开关噪声尖峰的一个有效方法，是在 Vcc 与地线之间安放一个 0.1 μ F 的去耦电容。如果电路板上使用的是表面贴装元件，可以用片状电容直接紧靠着元件，在 Vcc 引脚上固定。最好是使用瓷片电容，这种电容具有较低的静电损耗 和 高频阻抗，另外这种电容温度和时间上的介质稳定性也很不错。尽量不要使用钽电容，在高频下它的阻抗较高。

在安放去耦电容时需要注意：

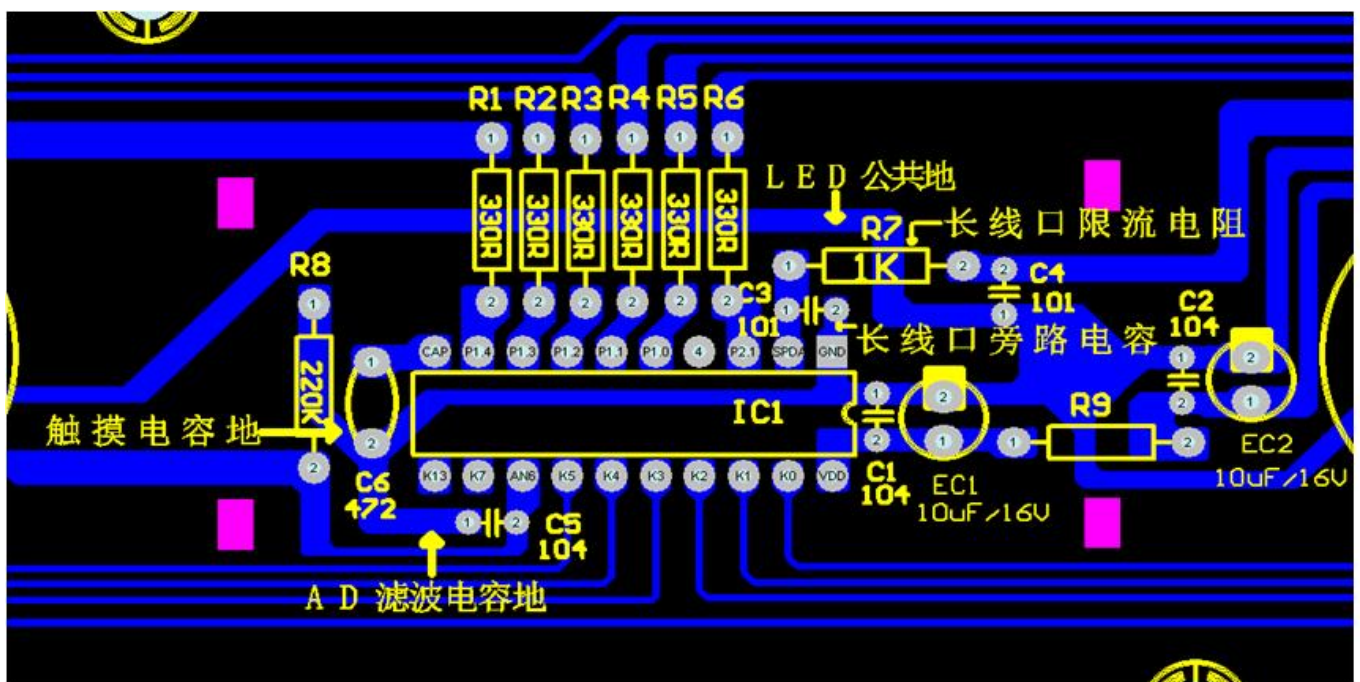
1. 在印制电路板的电源输入端跨接 100 μ F 左右的电解电容，如果体积允许，电容量大一些则更好。
2. 每个集成电路芯片的旁边放置一个 0.1 μ F 的瓷片电容且尽可能靠近芯片。
3. 电容的引线不要太长，特别是高频旁路电容不能带引线。
4. 电容的 PCB 走线线宽不能超过电容焊盘宽度，且要先过电容再到芯片。
5. 地线应尽量加粗，地线较细时，其电阻较大，容易造成接地电位随电流变化而变化，致使信号电平不稳，导致电路的抗干扰能力下降。在布线空间允许情况下，要保证主要地线的宽度至少在 2~3mm 以上，元件引脚上的接地线应该在 1.5mm 左右。
6. 电源线、地线经过滤波电容到芯片后，不要再给其他电路使用（芯片内部电路如复位电路，I/O 口滤波电

路等除外)

7. 有长线连接的 I/O 加限流电阻及旁路电容, 电阻电容参数随信号频率而定, 电阻电容的摆放要靠近芯片, 且旁路电容的地线要使用芯片的地线。

8. 电源线的布置除了要根据电流的大小尽量加粗走线宽度外, 在布线时还应使电源线、地线的走线方向与数据线的走线方向一致。在布线工作的最后, 用地线将电路板的底层没有走线的地方铺满, 这些方法都有助于增强电路的抗干扰能力。

3.2、PCB 布线示例



如上图所示:

- 1、C1, EC1 为芯片电源地滤波电容靠近芯片放置。
- 2、LED 公共地线从 C1, EC1 滤波电容前走线, 避免 LED 电流影响芯片。
- 3、触摸电容地线, AD 口旁路电容地线, 长线口旁路电容地线都使用经过 C1、EC1 滤波后的地线, 避免强干扰从外围地线通过电容引入 I/O, 降低芯片的抗干扰性能。
- 4、长线通信口限流电阻靠近芯片放置, 提高芯片抗干扰性能。