



CMS8S3680/69xx 数据手册

增强型闪存1T 8051单片机

Rev. 1.0.8

请注意以下有关CMS知识产权政策

* 中微半导体（深圳）股份有限公司（以下简称本公司）已申请了专利，享有绝对的合法权益。与本公司MCU或其他产品有关的专利权并未被同意授权使用，任何经由不当手段侵害本公司专利权的公司、组织或个人，本公司将采取一切可能的法律行动，遏止侵权者不当的侵权行为，并追讨本公司因侵权行为所受的损失、或侵权者所得的不法利益。

* 中微半导体（深圳）股份有限公司的名称和标识都是本公司的注册商标。

* 本公司保留对规格书中产品在可靠性、功能和设计方面的改进作进一步说明的权利。然而本公司对于规格内容的使用不负责任。文中提到的应用其目的仅仅是用来做说明，本公司不保证和不表示这些应用没有更深入的修改就能适用，也不推荐它的产品使用在会由于故障或其它原因可能会对人身造成危害的地方。本公司的产品不授权适用于救生、维生器件或系统中作为关键器件。本公司拥有不事先通知而修改产品的权利，对于最新的信息，请参考官方网站 www.mcu.com.cn。

1. 产品特性

1.1 功能特性

- ◆ **兼容 MCS-51 的 1T 指令系统**
 - 系统时钟频率最高支持 48MHz
 - 机器周期最快支持 1T_{sys} @ F_{sys} ≤ 24MHz
 - 机器周期最快支持 2T_{sys} @ F_{sys} = 48MHz
- ◆ **内存**
 - 最大程序 FLASH: 16Kx8Bit
 - 最大 Data FLASH: 1Kx8Bit
 - 通用 RAM: 256x8Bit
 - 通用 XRAM: 1Kx8Bit
 - 程序 FLASH 支持分区保护
- ◆ **4 种振荡方式**
 - HSI-内部高速振荡: 48MHz
 - HSE-外部高速振荡: 8MHz/16MHz
 - LSE-外部低速振荡: 32.768KHz
 - LSI-内部低速振荡: 125KHz
- ◆ **低压复位功能 (LVR)**
 - 1.8V/2.0V/2.5V/3.5V
- ◆ **低压检测功能 (LVD)**
 - 2.0V/2.2V/2.4V/2.7V/3.0V/3.7V/4.0V/4.3V
- ◆ **GPIO**
 - 最多 22 个 GPIO
 - 所有数字功能可分配到任意 GPIO
 - 均支持上/下拉电阻功能
 - 均支持边沿 (上升沿/下降沿/双沿) 中断
 - 均支持唤醒功能
- ◆ **中断源**
 - 支持所有的外部端口中断
 - 最多 7 个定时器中断
 - 其它外设中断
- ◆ **定时器**
 - WDT 定时器 (看门狗定时器)
 - 最多 5 个定时器:
Timer0/1, Timer2, Timer3/4
 - LSE Timer (支持休眠唤醒功能)
 - WUT (唤醒定时器)
 - BRT (串口波特率时钟发生器)
- ◆ **通信模块**
 - 1xSPI (通信速率最高可达 6Mb/s)
 - 1xI2C (通信速率最高可达 400Kb/s)
 - 最多 2xUART (波特率最高可达 1Mb/s)
- ◆ **低功耗模式**
 - 空闲模式 (IDLE)
 - 休眠模式 (STOP)
- ◆ **工作电压范围**
 - 2.1V~5.5V
- ◆ **工作温度范围**
 - -40°C~105°C
- ◆ **蜂鸣器驱动**
 - 50%占空比, 频率可自由设置
- ◆ **增强型 PWM**
 - 6 通道增强型 PWM
 - 6 个相互独立周期计数器
 - 支持独立/互补/同步/成组模式
 - 支持边沿对齐/中心对齐方式
 - 支持互补模式死区延时功能
 - 支持掩码功能及刹车功能
- ◆ **高精度 12 位 ADC**
 - 所有 GPIO (22I/Os) 均支持 AD 通道
 - 参考电压可选 (1.2V/2.0V/2.4V/3.0V/VDD)
 - 可检测内部 1.2V 基准电压
 - 支持硬件触发启动转换功能
 - 支持一组结果数字比较功能
- ◆ **两路模拟比较器 (ACMP0/1)**
 - 正端 5 种选择, 负端可选内部 1.2V/VDD 分压
 - 比较器支持单边/双边迟滞
 - 迟滞电压可选 10/20/60mV
 - 支持比较输出触发 EPWM 刹车
 - 负端内部 1.2V/VDD 分压可接内部 ADC 通道
- ◆ **两路运算放大器 (OP0/1)**
 - 每个运放三端均和 GPIO 端口复用
 - 正端支持内部 1.2V 输入
 - 支持运放/比较器两种模式
 - 运放输出可接内部 ADC 通道
 - 运放输出可接内部模拟比较器输入
 - 支持失调电压软件修调
- ◆ **可编程增益放大器 (PGA)**
 - 支持失调电压软件修调
 - 带采样保持电路 (与 ADC 配合使用)
 - 多级增益可选 (1/2/4/8/16/32/64/128 倍)
 - 支持单端/伪差分输入
 - PGA 输出可接内部 ADC 通道
 - PGA 输出可接内部模拟比较器输入
- ◆ **支持 96 位唯一 ID 号 (UID)**
 - 每颗芯片有独立的 ID 号
- ◆ **支持两线串行编程与调试**

1.2 产品对比

产品型号		CMS8S3680-SSOP16	CMS8S6980-SSOP20	CMS8S6990NA-QFN20 CMS8S6990N-TSSOP20	CMS8S6990-SSOP24 CMS8S6990-QFN24
外围接口					
最大时钟频率		48 MHz			
存储模块	APROM	8KB	16KB		
	BOOT	0/1/2/4KB	0/1/2/4KB		
	Data FLASH	1 KB			
	RAM	256 B			
	XRAM	512B	1 KB		
定时器	WDT	1			
	Timer0/1	2 (16bit)			
	Timer2	1 (16bit)			
	Timer3/4	2 (16bit)			
	LSE Timer	1 (16bit)			
	WUT	1 (12bit)			
	BRT	1 (16bit)			
增强型 数字外设	BUZZER	1			
	PWM	6(16bit)			
通信模块	SPI	1			
	I2C	1			
	UART	2	1	2	
模拟模块	12bit-ADC (外部通道数)	14	18	18	22
	ACMP	-	1	2	
	OP	-		2	
	PGA	1	-	1	
GPIOs		14	18	18	22
LVR		1.8V/2.0V/2.5V/3.5V			
LVD		2.0V/2.2V/2.4V/2.7V/3.0V/3.7V/4.0V/4.3V			
工作电压		2.1~5.5 V			
工作温度		-40~105 °C			
封装		SSOP16	SSOP20	QFN20 TSSOP20	QFN24 SSOP24

2. 系统概述

2.1 系统简介

CMS8S3680/69xx 系列是 8051 内核、兼容 MCS-51 的 1T 指令系统、通用 IO 型的 8 位芯片，工作频率最高可达 48MHz，该 MCU 具有如下特性：

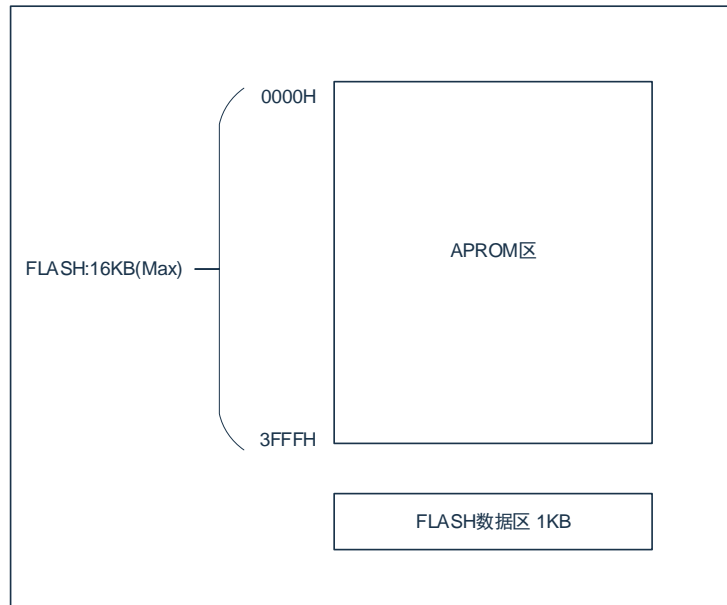
- 具有最大 16KB 程序区、256B RAM 空间、1KB XRAM、1KB 数据区。
- 具有四种振荡方式。
- 支持正常、空闲、休眠三种工作模式，能够有效的降低功耗。
- 内置低压复位 LVR、低压监测 LVD、看门狗溢出复位等保护设置，能够有效提升系统运行的可靠性。
- 具有外部中断、定时中断和其他外设中断等多种中断源，能够及时响应外部事件，提高 MCU 的利用率。
- 数字功能可分配到任意 IO 口。
- 9 个定时器，能够实现定时、计数、输入捕获、输出比较、定时唤醒、作波特率发生器等功能。
- 6 路 16 位 PWM，支持独立、互补、同步三种模式输出，同时具备硬件刹车功能、死区控制功能、掩码输出等功能。
- 具有 1 路 I2C、1 路 SPI、2 路 UART 通信模块，能够实现系统与其他设备之间的数据传送。
- 具有高精度 12 位 ADC 且可选择内部参考电压、2 路运算放大器、2 路比较器、1 路可编程增益放大器，每个 IO 均可作 ADC 的输入通道，模拟功能更丰富。

2.2 存储器结构

2.2.1 程序存储器 FLASH

该系列具有最大 16KB 的 FLASH 存储空间，APROM 区和 BOOT 区共用整个 FLASH 空间。

FLASH 空间分配结构框图如下：



CMS8S3680 可配置 BOOT 的大小，配置方式如下：

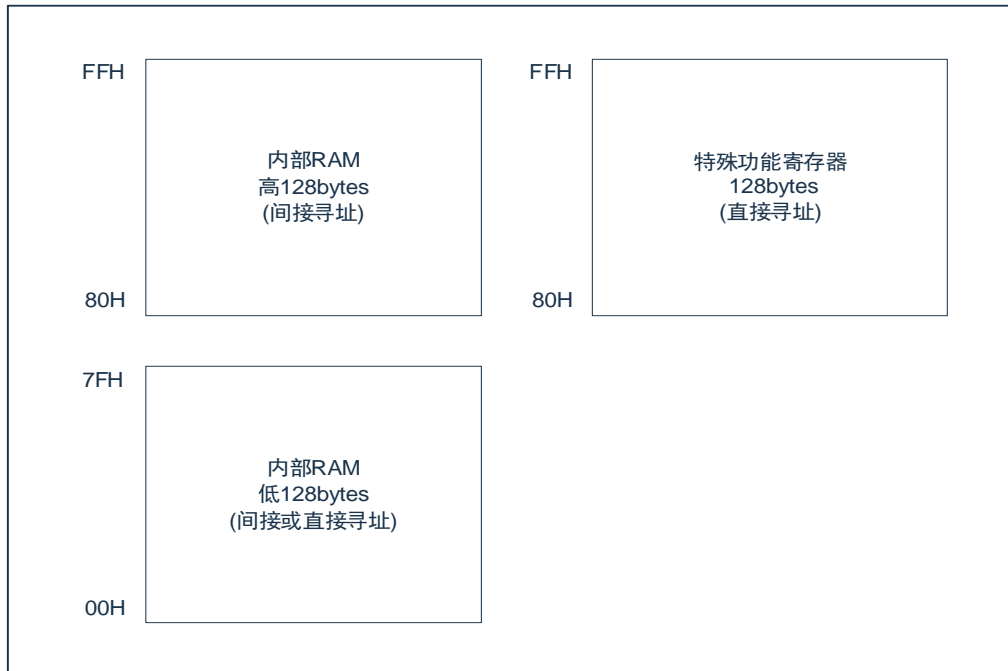
程序存储区				
地址空间分配方式	APROM 区		BOOT 区	
方式 0	8K	0000H-1FFFFH	--	--
方式 1	8K	0000H-1FFFFH	1K	3C00H-3FFFFH
方式 2	8K	0000H-1FFFFH	2K	3800H-3FFFFH
方式 3	8K	0000H-1FFFFH	4K	3000H-3FFFFH

CMS8S6980/CMS8S6990 可配置 BOOT 的大小，配置方式如下：

程序存储区				
地址空间分配方式	APROM 区		BOOT 区	
方式 0	16K	0000H-3FFFFH	--	--
方式 1	15K	0000H-3BFFFH	1K	3C00H-3FFFFH
方式 2	14K	0000H-37FFFH	2K	3800H-3FFFFH
方式 3	12K	0000H-2FFFFH	4K	3000H-3FFFFH

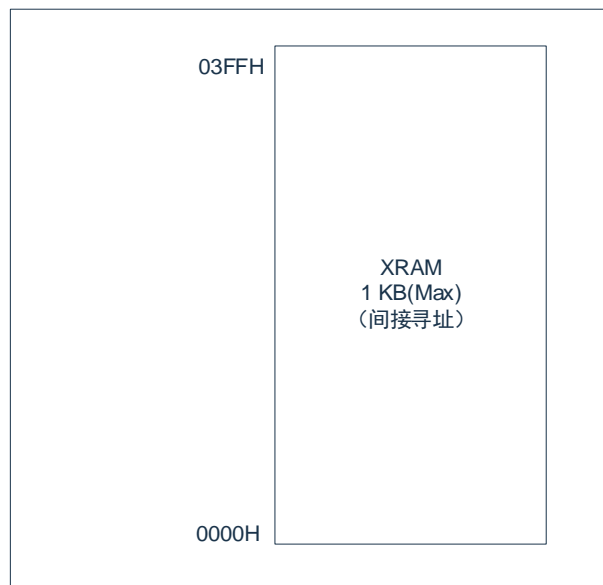
2.2.2 内部数据存储器 RAM

内部数据存储器分为 3 个部分：低 128Bytes、高 128Bytes、SFR。RAM 空间分配结构框图如下图所示：



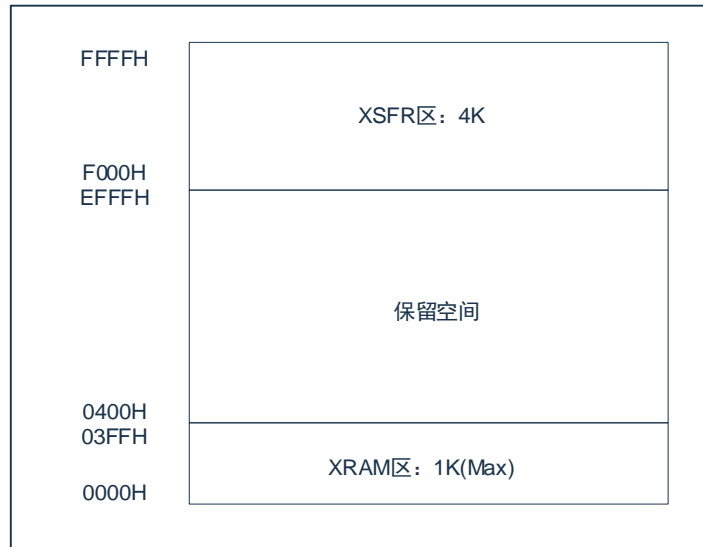
2.2.3 外部数据存储器 XRAM

芯片内部有最大 1KB XRAM 区域，该区域与 RAM/FLASH 没有联系，XRAM 空间分配结构框图如下图所示。



2.2.4 特殊功能寄存器 XSFR

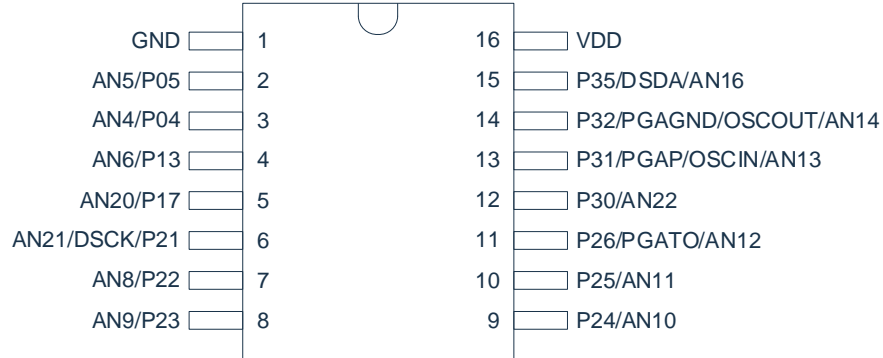
XSFR 是寻址空间与 XRAM 共用的特殊寄存器，主要包括：端口控制寄存器、其他功能控制寄存器。其寻址范围如下：



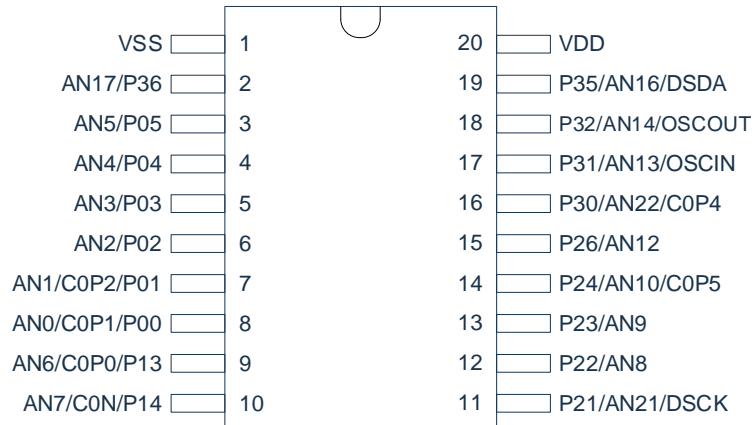
3. 管脚定义

3.1 管脚描述

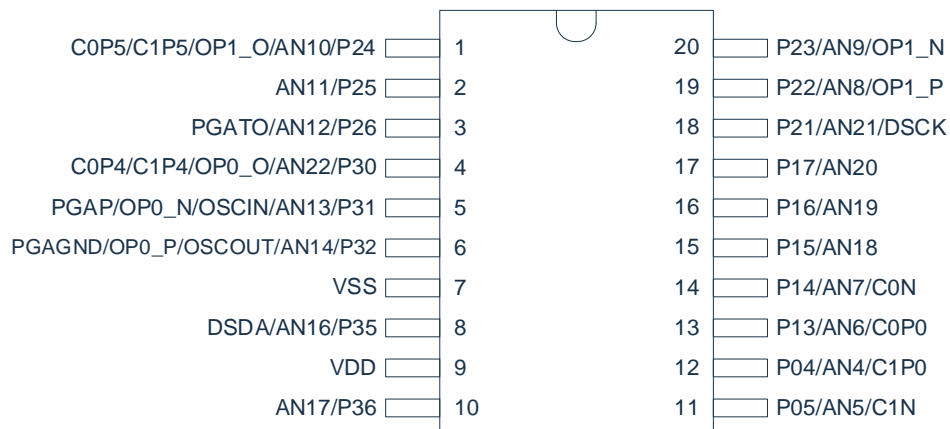
3.1.1 CMS8S3680-SSOP16 引脚图

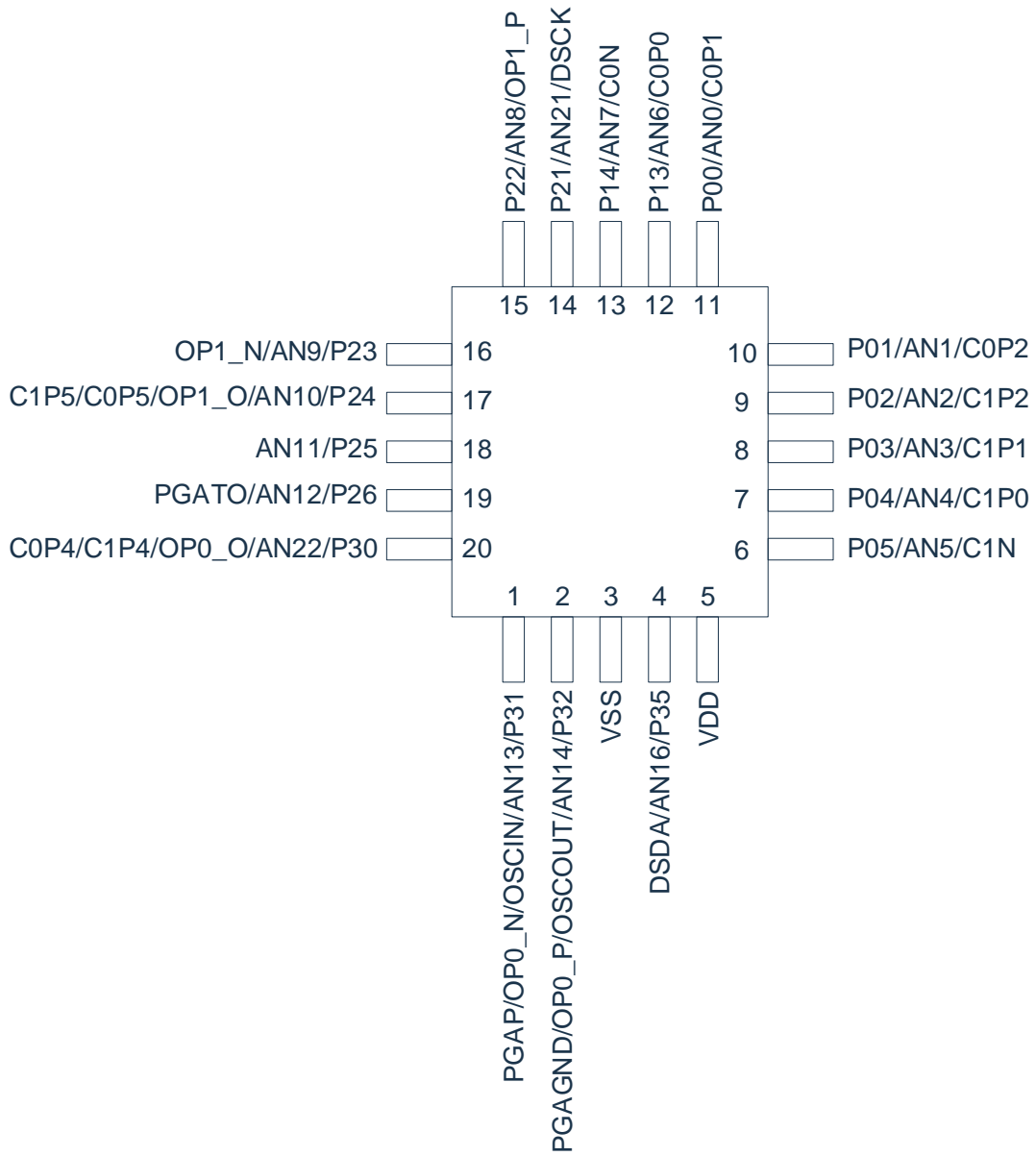


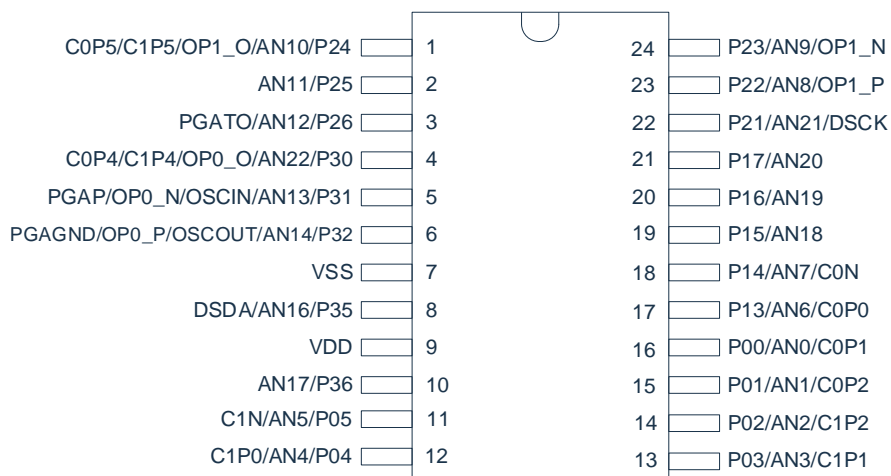
3.1.2 CMS8S6980-SSOP20 引脚图

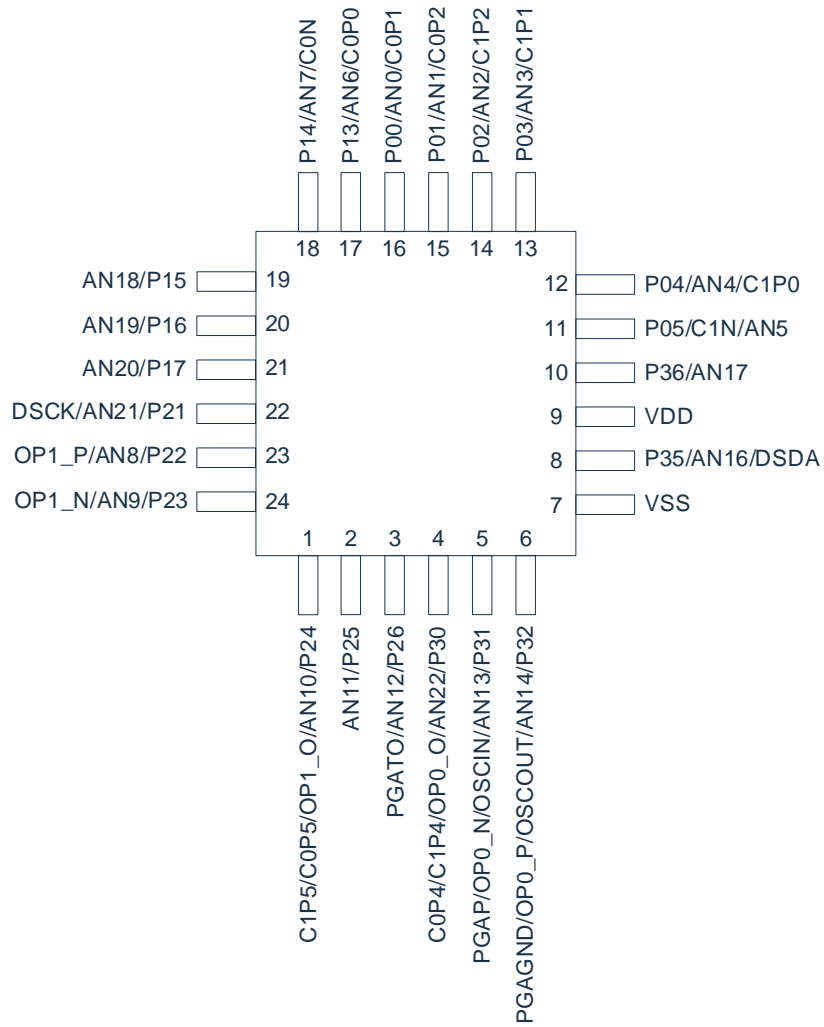


3.1.3 CMS8S6990N-TSSOP20 引脚图



3.1.4 CMS8S6990NA-QFN20 引脚图


3.1.5 CMS8S6990-SSOP24 引脚图


3.1.6 CMS8S6990-QFN24 引脚图


3.2 管脚功能说明

管脚号						管脚功能	管脚类型	管脚描述
CMS8S36 80- SSOP16	CMS8S69 80- SSOP20	CMS8S69 90N- TSSOP20	CMS8S69 90NA- QFN20	CMS8S69 90- SSOP24	CMS8S69 90-QFN24			
-	8	-	11	16	16	P00	I/O	GPIO 通过寄存器配置输入输出, 上、下拉等功能
						AN0	I	ADC 通道 0 输入
						C0P1	I	比较器 0 正端通道 1 输入
-	7	-	10	15	15	P01	I/O	GPIO 通过寄存器配置输入输出, 上、下拉等功能
						AN1	I	ADC 通道 1 输入
						C0P2	I	比较器 0 正端通道 2 输入
-	6	-	9	14	14	P02	I/O	GPIO 通过寄存器配置输入输出, 上、下拉等功能
						AN2	I	ADC 通道 2 输入
						C1P2	I	比较器 1 正端通道 2 输入 (CMS8S6980 无此功能)
-	5	-	8	13	13	P03	I/O	GPIO 通过寄存器配置输入输出, 上、下拉等功能
						AN3	I	ADC 通道 3 输入
						C1P1	I	比较器 1 正端通道 1 输入 (CMS8S6980 无此功能)
3	4	12	7	12	12	P04	I/O	GPIO 通过寄存器配置输入输出, 上、下拉等功能
						AN4	I	ADC 通道 4 输入
						C1P0	I	比较器 1 正端通道 0 输入 (CMS8S3680、CMS8S6980 无此功能)
2	3	11	6	11	11	P05	I/O	GPIO 通过寄存器配置输入输出, 上、下拉等功能
						AN5	I	ADC 通道 5 输入
						C1N	I	比较器 1 负端通道输入 (CMS8S3680、CMS8S6980 无此功能)
4	9	13	12	17	17	P13	I/O	GPIO 通过寄存器配置输入输出, 上、下拉等功能
						AN6	I	ADC 通道 6 输入
						C0P0	I	比较器 0 正端通道 0 输入 (CMS8S3680 无此功能)
-	10	14	13	18	18	P14	I/O	GPIO 通过寄存器配置输入输出, 上、下拉等功能
						AN7	I	ADC 通道 7 输入
		-	-	15	-	19	19	P15
-	-	16	-	20	20	AN18	I	ADC 通道 18 输入
-	-	16	-	20	20	P16	I/O	GPIO 通过寄存器配置输入输出, 上、下拉等功能
						AN19	I	ADC 通道 19 输入
5	-	17	-	21	21	P17	I/O	GPIO 通过寄存器配置输入输出, 上、下拉等功能
						AN20	I	ADC 通道 20 输入
6	11	18	14	22	22	P21	I/O	GPIO 通过寄存器配置输入输出, 上、下拉等功能
						AN21	I	ADC 通道 21 输入
						DSCK	I/O	编程、调试时钟输入输出

管脚号						管脚功能	管脚类型	管脚描述
CMS8S36 80- SSOP16	CMS8S69 80- SSOP20	CMS8S69 90N- TSSOP20	CMS8S69 90NA- QFN20	CMS8S69 90- SSOP24	CMS8S69 90-QFN24			
7	12	19	15	23	23	P22	I/O	GPIO 通过寄存器配置输入输出, 上、下拉等功能
						AN8	I	ADC 通道 8 输入
						OP1_P	I	运放 1 正端输入 (CMS8S3680、CMS8S6980 无此功能)
8	13	20	16	24	24	P23	I/O	GPIO 通过寄存器配置输入输出, 上、下拉等功能
						AN9	I	ADC 通道 9 输入
						OP1_N	I	运放 1 负端输入 (CMS8S3680、CMS8S6980 无此功能)
9	14	1	17	1	1	P24	I/O	GPIO 通过寄存器配置输入输出, 上、下拉等功能
						AN10	I	ADC 通道 10 输入
						C0P5	I	比较器 0 正端通道 5 输入 (CMS8S3680 无此功能)
						C1P5	I	比较器 1 正端通道 5 输入 (CMS8S3680、CMS8S6980 无此功能)
						OP1_O	O	运放 1 输出 (CMS8S3680、CMS8S6980 无此功能)
10	-	2	18	2	2	P25	I/O	GPIO 通过寄存器配置输入输出, 上、下拉等功能
						AN11	I	ADC 通道 11 输入
11	15	3	19	3	3	P26	I/O	GPIO, 通过寄存器配置输入输出, 上、下拉等功能
						AN12	I	ADC 通道 12 输入
						PGATO	O	PGA 测试输出 (CMS8S6980 无此功能)
12	16	4	20	4	4	P30	I/O	GPIO 通过寄存器配置输入输出, 上、下拉等功能
						AN22	I	ADC 通道 22 输入
						C0P4	I	比较器 0 正端通道 4 输入 (CMS8S3680 无此功能)
						C1P4	I	比较器 1 正端通道 4 输入 (CMS8S3680、CMS8S6980 无此功能)
						OP0_O	O	运放 0 输出 (CMS8S3680、CMS8S6980 无此功能)
13	17	5	1	5	5	P31	I/O	GPIO 通过寄存器配置输入输出, 上、下拉等功能
						AN13	I	ADC 通道 13 输入
						OSCIN	I	外部振荡输入
						OP0_N	I	运放 0 负端输入 (CMS8S3680、CMS8S6980 无此功能)
						PGAP	I	PGA 正端输入 (CMS8S6980 无此功能)
14	18	6	2	6	6	P32	I/O	GPIO 通过寄存器配置输入输出, 上、下拉等功能
						AN14	I	ADC 通道 14 输入
						OSCOU	O	外部振荡输出
						OP0_P	I	运放 0 正端输入 (CMS8S3680、CMS8S6980 无此功能)
						PGAGND	I	PGA 反馈地输入 (CMS8S6980 无此功能)
15	19	8	4	8	8	P35	I/O	GPIO 通过寄存器配置输入输出, 上、下拉等功能
						AN16	I	ADC 通道 16 输入

管脚号						管脚功能	管脚类型	管脚描述
CMS8S36 80- SSOP16	CMS8S69 80- SSOP20	CMS8S69 90N- TSSOP20	CMS8S69 90NA- QFN20	CMS8S69 90- SSOP24	CMS8S69 90-QFN24			
						DSDA	I/O	编程、调试数据输入输出
-	-	10	-	10	10	P36	I/O	GPIO 通过寄存器配置输入输出，上、下拉等功能
						AN17	I	ADC 通道 17 输入
16	20	9	5	9	9	VDD	P	电源电压输入脚
1	1	7	3	7	7	VSS	P	接地脚

3.3 GPIO 特性

管脚多种功能共享，每个 I/O 口可配置为任意一种数字功能或者指定的模拟功能。I/O 作为通用 GPIO 口具有如下特性：

- 可配置 2 档 I/O 输出速率。
- 可配置 2 档 I/O 驱动电流：强驱动和弱驱动
 - ✓ I_{OL1} ：输出低电压(V_{OL})时的强驱动电流。
 - ✓ I_{OL2} ：输出低电压(V_{OL})时的弱驱动电流。
 - ✓ I_{OH1} ：输出高电压(V_{OH})时的强驱动电流。
 - ✓ I_{OH2} ：输出高电压(V_{OL})时的弱驱动电流。
- 可读取数据锁存器状态或者引脚状态。
- 可配置上升沿、下降沿、双沿触发中断。
- 可配置上升沿、下降沿、双沿中断唤醒芯片。
- 可配置成普通输入、上拉输入、下拉输入、推挽输出、开漏输出模式。

3.4 管脚功能列表

CMS8S3680/69xx 系列芯片管脚的数字功能可任意分配，即每个 I/O 口都可以分配任意一种数字功能。可分配的数字功能如下表所示：

数字功能	方向	功能说明
GPIO	I/O	通用 IO 口，通过寄存器配置输入输出，上下拉等功能
CC0	O	Timer2 比较输出通道 0
CC1	O	Timer2 比较输出通道 1
CC2	O	Timer2 比较输出通道 2
CC3	O	Timer2 比较输出通道 3
TXD0	O	UART0 数据输出
RXD0	I/O	UART0 数据输入/同步模式数据输出
TXD1	O	UART1 数据输出
RXD1	I/O	UART1 数据输入/同步模式数据输出
SCL	I/O	I ² C 时钟输入输出
SDA	I/O	I ² C 数据输入输出
NSS	I/O	SPI 从控模式片选信号（输入/输出）
SCLK	I/O	SPI 时钟输入输出
MOSI	I/O	SPI 主控发送从控接收
MISO	I/O	SPI 主控接收从控发送
PG0	O	PWM 通道 0 输出
PG1	O	PWM 通道 1 输出
PG2	O	PWM 通道 2 输出
PG3	O	PWM 通道 3 输出
PG4	O	PWM 通道 4 输出
PG5	O	PWM 通道 5 输出
BEEP	O	蜂鸣器驱动输出
C0_O	O	比较器 0 输出
C1_O	O	比较器 1 输出
INT0	I	外部中断 0 输入
INT1	I	外部中断 1 输入
T0	I	Timer0 外部时钟输入
T0G	I	Timer0 门控输入
T1	I	Timer1 外部时钟输入
T1G	I	Timer1 门控输入
T2	I	Timer2 外部事件或门控输入
T2EX	I	Timer2 下降沿自动重装输入
CAP0	I	Timer2 输入捕获通道 0
CAP1	I	Timer2 输入捕获通道 1
CAP2	I	Timer2 输入捕获通道 2
CAP3	I	Timer2 输入捕获通道 3

数字功能	方向	功能说明
ADET	I	ADC 的外部触发输入
FB	I	PWM 的外部刹车信号输入

管脚的模拟功能分配固定，每个管脚对应分配不同的模拟功能，管脚以实际产品为准。模拟功能分配如下表所示：

PIN	CONFIG	1(ANALOG)				其他数字功能优先级
		AN	C0P	C1P	OP	
P00	-	AN0	C0P1	-	-	最高
P01	-	AN1	C0P2	-	-	
P02	-	AN2	C1P2	-	-	
P03	-	AN3	C1P1	-	-	
P04	-	AN4	C1P0	-	-	
P05	-	AN5	C1N	-	-	
P13	-	AN6	C0P0	-	-	
P14	-	AN7	C0N	-	-	
P15	-	AN18	-	-	-	
P16	-	AN19	-	-	-	
P17	-	AN20	-	-	-	
P21	DSCK	AN21	-	-	-	
P22	-	AN8	-	OP1_P	-	
P23	-	AN9	-	OP1_N	-	
P24	-	AN10	C0P5/C1P5	OP1_O	-	
P25	-	AN11	-	-	-	
P26	-	AN12	-	-	PGATO	
P30	-	AN22	C0P4/C1P4	OP0_O	-	
P31	OSCIN	AN13	-	OP0_N	PGAP	
P32	OSCOOUT	AN14	-	OP0_P	PGAGND	
P35	DSDA	AN16	-	-	-	
P36	-	AN17	-	-	-	最低

4. 功能概要

4.1 系统时钟

系统时钟通过系统配置寄存器和振荡器控制寄存器的设置进行时钟源、时钟分频选择。芯片时钟源可选择如下 4 种类型：

- 内部高速振荡 HSI（24MHz/48MHz）。
- 外部高速振荡 HSE（8MHz/16MHz）。
- 外部低速振荡 LSE（32.768KHz）。
- 内部低速振荡 LSI（125KHz）。

4.2 复位

复位操作用于完成芯片内部电路的初始化，使系统从一种确定的状态开始工作。芯片具有如下几种复位方式：

- 上电复位。
- 外部复位。
- 低电压复位。
- 看门狗溢出复位。
- 软件复位。
- CONFIG 状态保护复位。
- 上电配置监控复位。

上述任何一种复位情况都需要一定的响应时间，系统提供完善的复位流程以保证复位动作的顺利进行。

4.3 电源管理

4.3.1 工作模式

芯片有 3 种不同的工作模式，以适应不同应用的功耗需求。

- 正常工作模式：MCU 处于正常工作状态，外设正常运行。
- 空闲模式 IDLE：MCU 处于空闲模式，CPU 停止工作，外设正常运行。该模式可由任意中断唤醒。
- 休眠模式 STOP：MCU 处于休眠模式，CPU 停止工作，外设停止工作。该模式可由 INT0/1 中断唤醒、外部中断唤醒、WUT 定时唤醒、LSE 定时唤醒。

4.3.2 电源低压复位（LVR）

当电源电压低于设置的检测电压时，则系统复位。

低压复位有 4 种选择：1.8V/2.0V/2.5V/3.5V。

4.3.3 电源低压检测（LVD）

低压检测电路可将电源电压和设置电压进行比较，如果电源电压低于设置的电压，则产生中断请求信号。

可设置的检测电压有 8 种选择：2.0V/2.2V/2.4V/2.7V/3.0V/3.7V/4.0V/4.3V。

4.4 中断控制

芯片具有多个中断源及中断向量，用户可设置的中断包括 INT0/1、Timer0/1、Timer2、Timer3/4、WDT、LSE_Timer、PWM、I2C、SPI、UART0/1、P0/P1/P2/P3、ACMP0/1、ADC、LVD，中断源的实际个数因产品而不同。

芯片规定两个中断优先级，可实现两级中断嵌套。当一个中断已经响应，若有高级别中断发出请求，后者可以中断前者，实现中断嵌套。

4.5 定时器

4.5.1 WDT 定时器

看门狗定时器是一个由系统时钟提供时钟源的片内定时器，WDT 计时溢出将产生复位。看门狗复位是系统的一种保护设置，当系统运行到一个未知状态时，可通过看门狗来使系统复位，从而避免系统进入到无限期的死循环。WDT 定时器具有如下特性：

- 看门狗溢出时间 8 档可选。
- 可设置看门狗溢出中断。
- 可设置看门狗溢出复位。

4.5.2 定时计数器 0/1 (Timer0/1)

定时器 0 与定时器 1 的类型和结构相似，是两个 16 位向上计数定时器。Timer0 有 4 种工作模式，Timer1 有 3 种工作模式，它们提供基本的定时和事件计数操作。

在“定时器模式”时，定时寄存器在定时器时钟使能时，每 12 个或 4 个系统周期递增一次。在“计数器模式”时，定时寄存器每当检测到相应的输入引脚上（T0 或 T1）的下降沿就会增加。Timer0/1 具有如下特性：

- 可作普通定时器使用。
- 可用于门控定时功能。
- 可实现外部计数功能。
- 可用于门控计数功能。
- 计数器溢出中断。

4.5.3 定时计数器 2 (Timer2)

定时器 2 是一个 16 位的定时器，它可以用于各种数字信号的生成和事件捕获，比如脉冲发生、脉冲宽度调制、脉宽测量等。Timer2 具有如下特性：

- 可作为普通定时器使用。
- 可用于门控定时功能。
- 可实现外部计数功能。
- 具有重装禁止、溢出自动重装、外部引脚下降沿自动重装功能。
- 可上升沿、下降沿、双沿或写捕获寄存器的低字节触发捕获。
- 具有比较功能，该功能可产生周期性信号且占空比可控的 PWM 波形。
- 定时、外部触发、捕获、比较均可产生中断。

4.5.4 定时器 3/4 (Timer3/4)

定时器 3/4 与定时器 0/1 相似，是两个 16 位定时器。Timer3 有 4 种工作模式，Timer4 有 3 种工作模式。与 Timer0/1 相比，Timer3/4 仅提供定时操作。

在定时器启动的情况下，寄存器的值（计数器）每 12 个或 4 个系统周期递增一次。

4.5.5 LSE 定时器

LSE 定时器是一个时钟源来自外部低速时钟 LSE，16 位向上计数定时器。LSE 定时器具有如下特性：

- 定时功能。
- 可设 16 位定时值。
- 休眠模式下可正常工作。
- 计数值等于定时值时可产生中断。
- 定时中断可唤醒空闲模式/休眠模式。

4.5.6 唤醒定时器 (WUT)

WUT 唤醒定时器是一个时钟源来自内部低速时钟 LSI、用于休眠唤醒的 12 位、向上计数定时器。在系统进入休眠模式后，CPU 与外围所有电路停止工作，内部低速时钟 LSI 为 WUT 计数器提供时钟。WUT 具有如下特性：

- 在休眠状态下可定时唤醒系统。
- 计数时钟可选 1、8、32、256 分频。
- 可设 12 位定时值。

4.5.7 波特率定时器 (BRT)

BRT 定时器是 16 位的波特率定时器（其时钟源来自系统时钟），主要为 UART 模块提供时钟。BRT 具有如下特性：

- 具有独立的控制开关。
- 计数时钟具有 8 档分频选择。
- 16 位递增计数。

4.6 增强型数字外设

4.6.1 蜂鸣器驱动（BUZZER）

蜂鸣器驱动由 8 位计数器，时钟驱动器，控制寄存器组成，输出占空比为 50% 的方波，其频率覆盖一个较宽的范围。

BUZZER 具有如下特性：

- 具有单独的使能控制开关。
- 可设置 8、16、32、64 共 4 档系统时钟分频比。
- 输出频率 8 位控制，可设置 $(1\sim 255) \times 2$ 分频输出。

4.6.2 增强型 PWM 模块

增强型 PWM 模块支持 6 路 PWM 发生器，周期和占空比可独立设置。PWM 具有如下特性：

- 支持单次、连续模式 2 种波形输出。
- 支持独立、互补、同步、组控 4 种控制模式。
- 计数时钟可选择 1、2、4、8、16 分频。
- 支持边沿对齐、中心对齐 2 种计数模式，中心对齐模式下支持对称和非对称计数。
- 支持掩码输出。
- 支持死区编程。
- 可设置输出极性。
- 支持周期、向上比较、向下比较、零点中断。
- 支持软件刹车、外部端口触发刹车、ADC 比较结果触发刹车、ACMP 输出触发刹车。

4.7 通信模块

4.7.1 SPI 模块

SPI 是一个完全可配置的 SPI 主机/从机设备，允许用户配置串行时钟信号的极性和相位。SPI 允许 MCU 与串行外围设备进行通信，它还能够多主机系统中进行处理器间通信。SPI 具有如下特性：

- 全双工同步串行数据传输。
- 支持主机/从机模式。
- 支持多主机系统。
- 系统错误检测。
- 支持速度高达系统时钟的 1/4 ($F_{SYS} \leq 24\text{MHz}$)。
- 比特率产生系统时钟的 1/4、1/8、1/16、1/32、1/64、1/128、1/256、1/512。
- 支持四种传输格式。
- 发送/接收完成可产生中断。

4.7.2 I²C 模块

两线双向串行总线控制器 I²C 为微处理器和 I²C 总线之间的数据交换提供了一种简单有效的连接方式。I²C 模块具有如下特性：

- 支持 4 种工作方式：主控发送、主控接收、从动发送、从动接收。
- 支持 2 种传输速度模式：
 - 标准（高达 100Kb/s）；
 - 快速（高达 400Kb/s）。
- 执行仲裁和时钟同步。
- 支持多主机系统。
- 主机方式支持 I²C 总线上的 7 位寻址模式与 10 位寻址模式（软件支持）。
- 从机方式支持 I²C 总线上的 7 位寻址模式。
- 允许在较宽时钟频率范围进行操作（内置 8 位定时器）。
- 接收/发送完成可产生中断。

4.7.3 UARTn 模块

UARTn 模块包含了 UART0 / UART1。UARTn 具有如下特性：

- 全双工串行端口。
- 支持同步模式。
- 支持可变波特率的 8 位异步收发模式。
- 支持可变波特率的 9 位异步收发模式
- 波特率可由 Timer1/Timer4/Timer2/BRT 模块产生。
- 发送/接收完成可产生中断。

4.8 模拟模块

4.8.1 模数转换器（ADC）

ADC 模块是一个 12 位逐次逼近的模数转换器。端口模拟输入信号经过多路选择器之后与模数转换器的输入相连，模数转换器根据输入的模拟信号产生一个 12 位二进制结果，并将该结果保存在 ADC 结果寄存器中。ADC 具有如下特性：

- 所有的 I/O 口均可作 ADC 的外部输入通道。
- ADC 的转换时钟有 8 种时钟频率可选。
- ADC 参考电压可选择 VDD/1.2V/2.0V/2.4V/3.0V。
- 一个完整的 12 位转换需要 18.5 个 ADC 转换周期。
- 支持外部端口边沿、增强型 PWM 触发 ADC 转换。
- 支持 ADC 转换结果比较输出、比较输出可控制增强型 PWM 刹车功能。
- 支持 ADC 转换完成产生中断。

4.8.2 模拟比较器（ACMP0/1）

比较器 ACMP0 和 ACMP1 具有如下特性：

- 正端支持多路输入端口可选。
- 负端可选择端口输入或内部参考电压。
- 内部参考分压共 16 档位选择。
- 支持输出滤波，滤波时间共 11 档位选择。
- 支持单边和双边迟滞控制。
- 迟滞电压可选 10/20/60mV。
- 支持失调电压软件修调。
- 输出可作为增强型 PWM 的刹车触发信号。
- 支持输出改变产生中断。

4.8.3 运算放大器（OP0/1）

运算放大器 OP0 和 OP1 具有如下特性：

- 正端支持内部 1.2V 电压输入。
- 支持比较和运放模式两种。
- 输出可接内部 ACMP 输入进行整形。
- 输出内部可接至 ADC 通道 31 进行测量。
- 支持失调电压软件修调。

4.8.4 可编程运算放大器 (PGA)

可编程运算放大器 PGA 具有如下特性:

- 多级增益可选 (1/2/4/8/16/32/64/128)。
- PGA 输入带采样保持电路。
- 支持单端/伪差分输入。
- 支持 PGA 输出测试。
- PGA 输出可接内部模拟比较器输入进行整形。
- PGA 输出内部可接至 ADC 内部通道 31 进行测量。
- 支持失调电压软件修调。

4.9 FLASH 存储器

FLASH 存储器包含程序存储器（APROM）与非易失数据存储器（Data FLASH），可通过相关特殊功能寄存器（SFR）对其进行存取操作以实现 IAP 功能。FLASH 存储器支持如下操作：

- 字节读操作。
- 字节写操作。
- 页擦除操作。

4.10 唯一 ID（UID）

每颗芯片拥有 96 位唯一身份识别号，即 Unique identification。UID 出厂时已经设置，用户不能修改。

5. 用户配置

系统配置寄存器（CONFIG）是 MCU 初始条件的 FLASH 选项，程序不能访问及操作。通过系统配置寄存器可以设置如下内容：

- 看门狗的工作方式。
- FLASH 程序区分区保护、代码加密，FLASH 数据区加密状态。
- 低压复位电压。
- 调试模式禁止或使能。
- 振荡方式、预分频选择。
- 内部高速振荡器分频选择。
- 外部复位配置、端口选择。
- 休眠唤醒等待时间。

6. 电气参数

除非另有说明，以下参数的温度条件 $T_A = 25^\circ\text{C}$ 。

6.1 绝对最大额定值

符号	参数	最小值	最大值	单位
T_{ST}	存储温度	-55	150	$^\circ\text{C}$
T_A	工作温度	-40	105	$^\circ\text{C}$
VDD-VSS	电源电压	-0.3	5.8	V
V_{IN}	输入电压	VSS-0.3	VDD+0.3	V
I_{DD}	VDD 最大输入电流	-	120	mA
I_{SS}	VSS 最大输出电流	-	120	mA
I_{IO}	单个 IO 最大灌电流	-	50	mA
	单个 IO 最大拉电流	-	40	mA
	所有 IO 最大灌电流	-	120	mA
	所有 IO 最大拉电流	-	120	mA

注意：如果器件的工作条件超过“绝对最大额定值”的范围，将造成器件永久性破坏。只有当器件工作在手册所规定的范围内时功能才能得到保障。芯片处于绝对最大额定值条件下，可能会影响器件的可靠性。

6.2 直流电气特性

VDD-VSS=2.1~5.5V, T_A=25°C

符号	参数	测试条件	最小值	典型值	最大值	单位
VDD	工作电压	F _{sys} =48MHz, 机器周期=2T F _{sys} =8MHz~24MHz, 机器周期=1T	2.1	-	5.5	V
I _{DD}	正常模式	VDD=5V, F _{sys} =48MHz, 所有外设关闭 机器周期=2T	-	6	-	mA
		VDD=3V, F _{sys} =48MHz, 所有外设关闭 机器周期=2T	-	6	-	mA
		VDD=5V, F _{sys} =24MHz, 所有外设关闭 机器周期=1T	-	4	-	mA
		VDD=3V, F _{sys} =24MHz, 所有外设关闭 机器周期=1T	-	4	-	mA
		VDD=5V, F _{sys} =16MHz, 所有外设关闭 机器周期=1T	-	3	-	mA
		VDD=3V, F _{sys} =16MHz, 所有外设关闭 机器周期=1T	-	3	-	mA
		VDD=5V, F _{sys} =8MHz, 所有外设关闭 机器周期=1T	-	2	-	mA
		VDD=3V, F _{sys} =8MHz, 所有外设关闭 机器周期=1T	-	2	-	mA
	IDLE 模式	VDD=5V, F _{sys} =48MHz, 所有外设关闭	-	4	-	mA
		VDD=3V, F _{sys} =48MHz, 所有外设关闭	-	4	-	mA
		VDD=5V, F _{sys} =24MHz, 所有外设关闭	-	2.5	-	mA
		VDD=3V, F _{sys} =24MHz, 所有外设关闭	-	2.5	-	mA
		VDD=5V, F _{sys} =16MHz, 所有外设关闭	-	2	-	mA
		VDD=3V, F _{sys} =16MHz, 所有外设关闭	-	2	-	mA
VDD=5V, F _{sys} =8MHz, 所有外设关闭		-	1.5	-	mA	
VDD=3V, F _{sys} =8MHz, 所有外设关闭		-	1.5	-	mA	
I _{SLEEP1}	休眠电流	VDD=3V, 所有外设关闭, LSE、LSE 定时器 使能	-	20	-	uA
I _{SLEEP2}	休眠电流	VDD=3V, 所有外设关闭, LSI、WUT 定时器 使能	-	7	-	uA
I _{SLEEP3}	休眠电流	VDD=3V, 所有外设关闭	-	6	-	uA
I _{LI}	输入漏电	-	-1	-	1	uA
V _{IL}	输入低电平	-	VSS	-	0.3VDD	V
V _{IH}	输入高电平	-	0.7VDD	-	VDD	V
V _{OL}	输出低电压	VDD=5V, I _{OL1} =12mA	-	-	0.4	V
		VDD=5V, I _{OL2} =7mA	-	-	0.4	V
		VDD=3V, I _{OL1} =9mA	-	-	0.4	V
		VDD=3V, I _{OL2} =5mA	-	-	0.4	V
V _{OH}	输出高电压	VDD=5V, I _{OH1} =40mA	3.5	-	-	V
		VDD=5V, I _{OH2} =20mA	3.5	-	-	V
		VDD=3V, I _{OH1} =15mA	2.1	-	-	V
		VDD=3V, I _{OH2} =8mA	2.1	-	-	V
R _{PH}	上拉电阻	-	-	32	-	KΩ
R _{PL}	下拉电阻	-	-	32	-	KΩ

6.3 交流电气参数

6.3.1 上电与掉电操作

$T_A=25^{\circ}\text{C}$, 不包含 32.768K 晶振起振时间

符号	参数	测试条件	最小值	典型值	最大值	单位
T_{RESET}	复位时间	VDD=5V	-	16	-	ms
TVDDR	VDD rise rate	VDD=5V	20	-	-	us/V
TVDDF	VDD fall rate	VDD=5V	20	-	-	us/V

6.3.2 外部振荡器

符号	参数	测试条件	最小值	典型值	最大值	单位
V_{HSE}	工作电压	F=8/16MHz, $C_{\text{XT}}=0\text{-}47\text{pF}$	2.1	-	5.5	V
V_{LSE}	工作电压	F=32.768KHz, $C_{\text{XT}}=10\text{-}22\text{pF}$	2.1	-	5.5	V

6.3.3 内部振荡器

VDD=2.1V-5.5V

符号	参数	测试条件	频率误差	最小值	典型值	最大值	单位
F_{HSI}	内部高速 48MHz	$T_A=25^{\circ}\text{C}$	$\pm 1\%$	-	48	-	MHz
		$T_A=-20^{\circ}\text{C}$ 至 85°C	$\pm 2\%$	-	48	-	MHz
		$T_A=-40^{\circ}\text{C}$ 至 105°C	$\pm 3\%$	-	48	-	MHz
F_{LSI}	内部低速 125KHz	$T_A=25^{\circ}\text{C}$	$\pm 20\%$	-	125	-	KHz
		$T_A=-40^{\circ}\text{C}$ 至 105°C	$\pm 50\%$	-	125	-	KHz

6.3.4 低压复位电气参数

符号	参数	最小值	典型值	最大值	单位
V_{LVR1}	低压侦测阈值 1.8V	1.65	1.8	1.95	V
V_{LVR2}	低压侦测阈值 2.0V	1.85	2.0	2.15	V
V_{LVR3}	低压侦测阈值 2.5V	2.35	2.5	2.65	V
V_{LVR4}	低压侦测阈值 3.5V	3.35	3.5	3.65	V

6.3.5 LVD 电气参数

符号	参数	最小值	典型值	最大值	单位
V _{LVD1}	低压侦测阈值 2.0V	1.85	2.0	2.15	V
V _{LVD2}	低压侦测阈值 2.2V	2.05	2.2	2.35	V
V _{LVD3}	低压侦测阈值 2.4V	2.25	2.4	2.55	V
V _{LVD4}	低压侦测阈值 2.7V	2.55	2.7	2.85	V
V _{LVD5}	低压侦测阈值 3.0V	2.85	3.0	3.15	V
V _{LVD6}	低压侦测阈值 3.7V	3.55	3.7	3.85	V
V _{LVD7}	低压侦测阈值 4.0V	3.85	4.0	4.15	V
V _{LVD8}	低压侦测阈值 4.3V	4.15	4.3	4.45	V

6.4 FLASH 电气参数

符号	参数	测试条件	最小值	典型值	最大值	单位
V _F	FLASH 工作电压	-	2.1	-	5.5	V
T _F	FLASH 工作温度	-	-40	25	105	°C
N _{ENDURANCE}	擦写次数	程序 FLASH	20,000	-	-	Cycle
		Data FLASH	100,000	-	-	Cycle
T _{RET}	数据保存时间	25°C	100	-	-	year
T _{ERASE}	扇区擦除时间	-	-	1.5	-	ms
T _{WRITE}	写入时间	-	-	30	-	us
T _{READ}	读取时间	-	-	3*T _{sys}	-	-
I _{DD1}	读取电流	-	-	-	2.5	mA
I _{DD2}	编程电流	-	-	-	3.6	mA
I _{DD3}	擦除电流	-	-	-	2	mA

6.5 模拟特性

6.5.1 BANDGAP 电气特性

 $T_A=25^{\circ}\text{C}$

符号	参数	测试条件	最小值	典型值	最大值	单位
V_{BG}	内部基准 1.2V	$V_{DD}=2.1\sim 5.5\text{V}$ 、 $T_A=25^{\circ}\text{C}$	1.188	1.2	1.212	V
		$V_{DD}=2.1\sim 5.5\text{V}$ 、 $T_A=-20^{\circ}\text{C}$ 至 85°C	1.182	1.2	1.218	V
		$V_{DD}=2.1\sim 5.5\text{V}$ 、 $T_A=-40^{\circ}\text{C}$ 至 105°C	1.176	1.2	1.224	V

注：低温规格值由设计保证，量产不测低温条件。

6.5.2 ADC 电气特性

 $T_A=25^{\circ}\text{C}$

符号	参数	最小值	典型值	最大值	单位	
V_{AVDD}	ADC 工作电压	2.5	-	5.5	V	
V_{REF1}	参考电压 1	-	V_{AVDD}	-	V	
V_{REF2}	参考电压 2 ^(注1, 注2) (非 V_{BG})	1.185	1.2	1.215	V	
V_{REF3}	参考电压 3 ^(注2)	1.985	2.0	2.015	V	
V_{REF4}	参考电压 4 ^(注2)	2.385	2.4	2.415	V	
V_{REF5}	参考电压 5 ^(注2)	2.985	3.0	3.015	V	
V_{ADI}	输入电压	0	-	V_{REF}	V	
N_R	分辨率	12			Bit	
DNL	微分非线性误差 ($V_{REF}=V_{AVDD}=5\text{V}$, $T_{ADCK}=0.5\mu\text{s}$)	± 2			LSB	
INL	积分非线性误差 ($V_{REF}=V_{AVDD}=5\text{V}$, $T_{ADCK}=0.5\mu\text{s}$)	± 4			LSB	
T_{ADCK}	ADC 时钟周期	$V_{REF}=V_{DD}=5\text{V}$	0.5	-	-	μs
		$V_{REF}=V_{REF2}$	32	-	-	μs
		$V_{REF}=V_{REF3}/V_{REF4}/V_{REF5}$	2	-	-	μs
T_{ADC}	ADC 转换时间	-	18.5	-	T_{ADCK}	
F_S	采样率 ($V_{REF}=V_{AVDD}=5\text{V}$)	100			Ksps	

注 1：当 $V_{REF}=V_{REF2}$ ，精度为 8bit。

注 2：测试条件： $T_A=25^{\circ}\text{C}$ ， $V_{AVDD}=5.0\text{V}$ 。

6.5.3 ACMP 电气特性

$T_A=25^{\circ}\text{C}$, $V_{\text{SENSE}}=V_{\text{IN+}}-V_{\text{IN-}}$, $V_{\text{DD}}=5\text{V}$, $V_{\text{IN+}}=1\text{V}$, 除非另有说明

符号	参数	条件	最小值	典型值	最大值	单位
VDD	电源电压	-	2.1	-	5.5	V
I _Q	静态电流	$V_{\text{SENSE}}=0.1\text{V}$	-	0.2	0.3	mA
I _{SD}	关断电流	$V_{\text{SENSE}}=0.1\text{V}$	-	10	-	nA
T _A	工作温度	-	-40	25	105	°C
输入特性						
V _{OS}	输入失调电压	未调零 (CnADJ=10H)	-	±4.0	-	mV
		调零后	-	±0.5	±1.0	
V _{CM}	共模输入电压范围	-40°C~105°C	-0.1	-	VDD-1.5	V
I _B	输入偏置电流	$V_{\text{SENSE}}=0\text{mV}$	-	10	-	pA
I _{OS}	输入失调电流	$V_{\text{SENSE}}=0\text{mV}$	-	10	-	pA
V _{HYS}	输入迟滞电压	$V_{\text{DD}}=2.1\sim 5.5\text{V}$, $V_{\text{IN+}}=0.5\text{V}$	-	0 ±10 ±20 ±60	-	mV
输出特性						
V _{OH}	最大输出电压	-40°C~105°C	-	-	VDD	V
V _{OL}	最小输出电压	-40°C~105°C	0	-	-	V
频率特性						
A _{OL}	开环增益	-	-	85	-	dB
BW	带宽	-	-	150	-	MHz
PSRR	电源抑制比	$V_{\text{DD}}=2.1\sim 5.5\text{V}$, $V_{\text{IN+}}=1\text{V}$, $V_{\text{SENSE}}=0\text{mV}$	-	80	-	dB
CMRR	共模抑制比	$V_{\text{DD}}=2.1\sim 5.5\text{V}$ -40°C~105°C	-	90	-	dB
瞬态特性						
T _{STB}	稳定时间	-	-	-	5	us
T _{PGD}	响应延时	$V_{\text{COM}}=1\text{V}$, $V_{\text{IN+}}=V_{\text{IN-}}\pm 0.1\text{V}$	-	50	100	ns

注：设计保证。

6.5.4 OP 电气特性

$T_A=25^{\circ}\text{C}$, $V_{\text{SENSE}}=V_{\text{IN+}}-V_{\text{IN-}}$, $V_{\text{DD}}=5\text{V}$, $V_{\text{IN+}}=1\text{V}$, 除非另有说明

符号	参数	条件	最小值	典型值	最大值	单位
VDD	电源电压	-	2.5	-	5.5	V
I _Q	静态电流	$V_{\text{SENSE}}=0\text{mV}$	-	1.0	1.6	mA
I _{SD}	关断电流	-	-	5	-	nA
T _A	工作温度	-	-40	25	105	°C
输入特性						
V _{OS}	输入失调电压	未调零 (OPnADJ=10H)	-	±3.5	-	mV
		调零后	-	±0.5	±1.0	
V _{CM}	共模输入电压范围	-40°C~105°C	0	-	VDD-1.5	V
I _B	输入偏置电流	$V_{\text{SENSE}}=0\text{mV}$	-	10	-	pA
I _{OS}	输入失调电流	$V_{\text{SENSE}}=0\text{mV}$	-	10	-	pA
输出特性						
C _{LOAD}	电容性负载	-	-	30	-	pF
V _{OH}	最大输出电压	-40°C~105°C, I _{LOAD} =0.1mA	-	-	VDD-0.1	V
		-40°C~105°C, I _{LOAD} =1mA	-	-	VDD-0.3	V
V _{OL}	最小输出电压	-40°C~105°C, I _{LOAD} =0.1mA	0.1	-	-	V
		-40°C~105°C, I _{LOAD} =1mA	0.3	-	-	V
频率特性						
A _{OL}	开环增益	-	-	80	-	dB
BW	带宽	R _{LOAD} =2K, C _{LOAD} =100pF	-	5	-	MHz
PSRR	电源抑制比	VDD=2.5~5.5V, V _{IN+} =1V, V _{SENSE} =0mV	-	75	-	dB
CMRR	共模抑制比	V _{IN+} =0.3~(VDD-1.5) -40°C~105°C	-	90	-	dB
瞬态特性						
SR	摆率	R _{LOAD} =2K, C _{LOAD} =100pF	-	±8	-	V/μs
T _{STB}	稳定时间	-	-	-	2	μs

注：设计保证。

6.5.5 PGA 电气特性

$T_A=25^{\circ}\text{C}$, $V_{DD}=5\text{V}$, $V_{IN+}=0.01\text{V}$, 除非另有说明。(G 为增益倍数)

符号	参数	条件	最小值	典型值	最大值	单位
VDD	电源电压	-	2.5	-	5.5	V
I _Q	静态电流	V _{OUT} =2V	-	0.5	0.7	mA
I _{SD}	关断电流	-	-	10	-	nA
T _A	工作温度	-	-40	25	105	°C
输入特性						
V _{OS}	输入失调电压	未调零 (PGAADJ=20H)	-	±2.5	-	mV
		调零后	-	±0.1	±0.2	
V _{CM}	共模输入电压范围	G=1	0.064	-	(VDD-1.8)/ G	V
		G=2	0.032			
		G=4	0.016			
		G=8	0.008			
		G=16	0.005			
		G=32, 64, 128	0.005			
I _B	输入偏置电流	-	-	10	-	pA
I _{OS}	输入失调电流	-	-	10	-	pA
输出特性						
EG	增益误差	G=1, 2, 4, 8, 16	-1	-	1	%
		G=32	-2	-	2	
		G=64, 128	-4	-	4	
C _{LOAD}	电容性负载	-	-	10	-	pF
V _{OH}	最大输出电压	-40°C~105°C (内部输出)	-	-	VDD-1.8	V
V _{OL}	最小输出电压	-40°C~105°C (内部输出)	0.064	-	-	V
频率特性						
BW	带宽	C _{LOAD} =10pF, G=1	-	1.5	-	MHz
PSRR	电源抑制比	VDD=2.5~5.5V, G=16	-	75	-	dB
CMRR	共模抑制比	-40°C~105°C	-	80	-	dB
瞬态特性						
SR	摆率	C _{LOAD} =10pF, G=32 (内部输出)	-	10	-	V/μs
T _{STB}	稳定时间	内部输出	-	-	2	μs
T _{SH(1)}	采样保持时间	内部输出	-	3	-	μs

注：设计保证。

6.6 EMC 特性

6.6.1 EFT 电气特性

符号	参数	测试条件	等级
V_{EFTB}	Fast transient voltage burst limits to be applied through 0.1uF(capacitance) on VDD and VSS pins to induce a functional disturbance	$T_A = +25^{\circ}\text{C}$, $F_{\text{SYS}}=48\text{MHz}$, conforms to IEC 61000-4-4	4B

注：电快速瞬变脉冲群（EFT）抗扰度性能与系统设计（包括电源结构、电路设计、布局布线、芯片配置、程序结构等）密切相关。上述表格中的 EFT 参数是在 CMS 内部测试平台上所测得的结果，并非适用于所有应用环境，该测试数据仅作为参考。系统设计各方面均可能会对 EFT 性能造成影响，在 EFT 性能要求较高的应用中，设计时应注意尽量避免干扰源影响系统运行，建议分析干扰路径及优化设计以达到最佳的抗扰性能。

6.6.2 ESD 电气特性

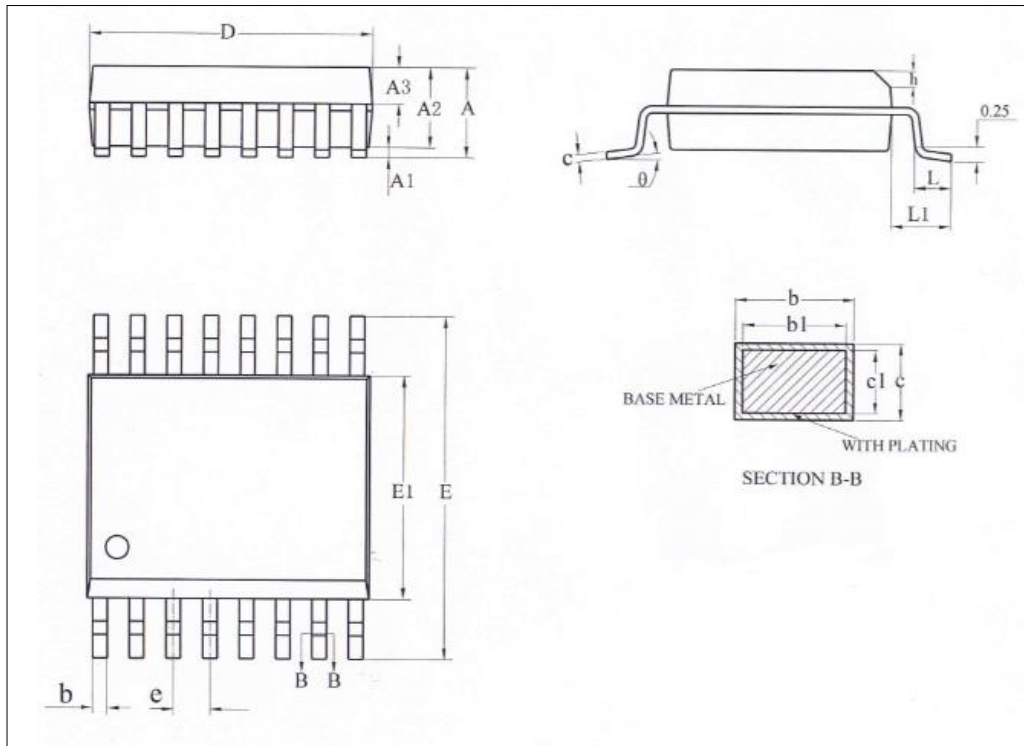
符号	参数	测试条件	等级
V_{ESD}	静电放电 (人体放电模式HBM)	$T_A = +25^{\circ}\text{C}$, JEDEC EIA/JESD22- A114	3B
	静电放电 (机器放电模式MM)	$T_A = +25^{\circ}\text{C}$, JEDEC EIA/JESD22- A115	C

6.6.3 Latch-Up 电气特性

符号	参数	测试条件	测试类型
LU	Static latch-up class	JEDEC STANDARD NO.78D NOVEMBER 2011	Class I ($T_A = +25^{\circ}\text{C}$)

7. 封装信息

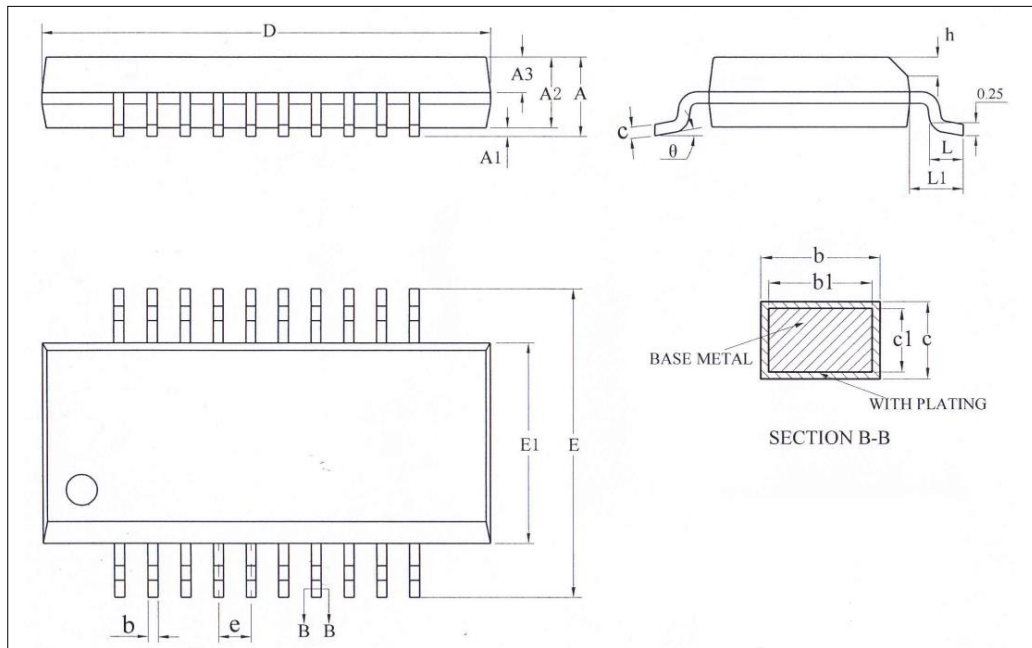
7.1 SSOP16 (0.635mm)



Symbol	Millimeter		
	Min	Nom	Max
A	-	-	1.75
A1	0.10	-	0.225
A2	1.30	1.40	1.50
A3	0.60	0.65	0.70
b	0.23	-	0.31
b1	0.22	0.25	0.28
c	0.20	-	0.24
c1	0.19	0.20	0.21
D	4.80	4.90	5.00
E	5.80	6.00	6.20
E1	3.80	3.90	4.00
e	0.635BSC		
h	0.25	-	0.50
L	0.50	0.65	0.80
L1	1.05REF		
θ	0	-	8°

注意：封装尺寸不包括模的毛边凸起或门毛刺。

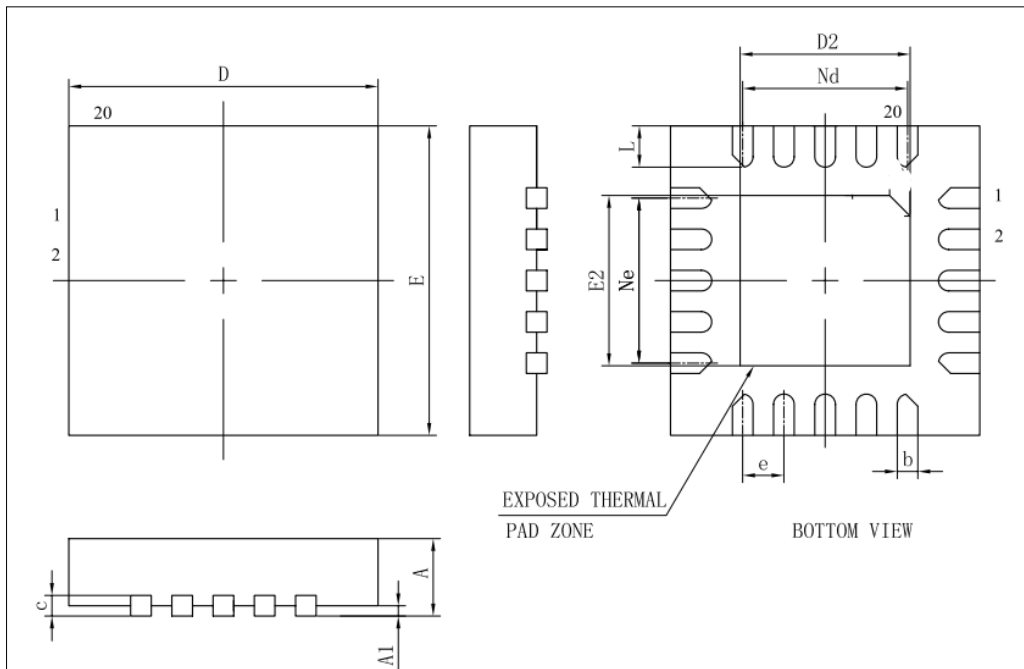
7.2 SSOP20



Symbol	Millimeter		
	Min	Nom	Max
A	-	-	1.75
A1	0.10	0.15	0.25
A2	1.30	1.40	1.50
A3	0.60	0.65	0.70
b	0.23	-	0.31
b1	0.22	0.25	0.28
c	0.20	-	0.24
c1	0.19	0.20	0.21
D	8.55	8.65	8.75
E	5.80	6.00	6.20
E1	3.80	3.90	4.00
e	0.635BSC		
h	0.30	-	0.50
L	0.50	-	0.80
L1	1.05REF		
θ	0	-	8°

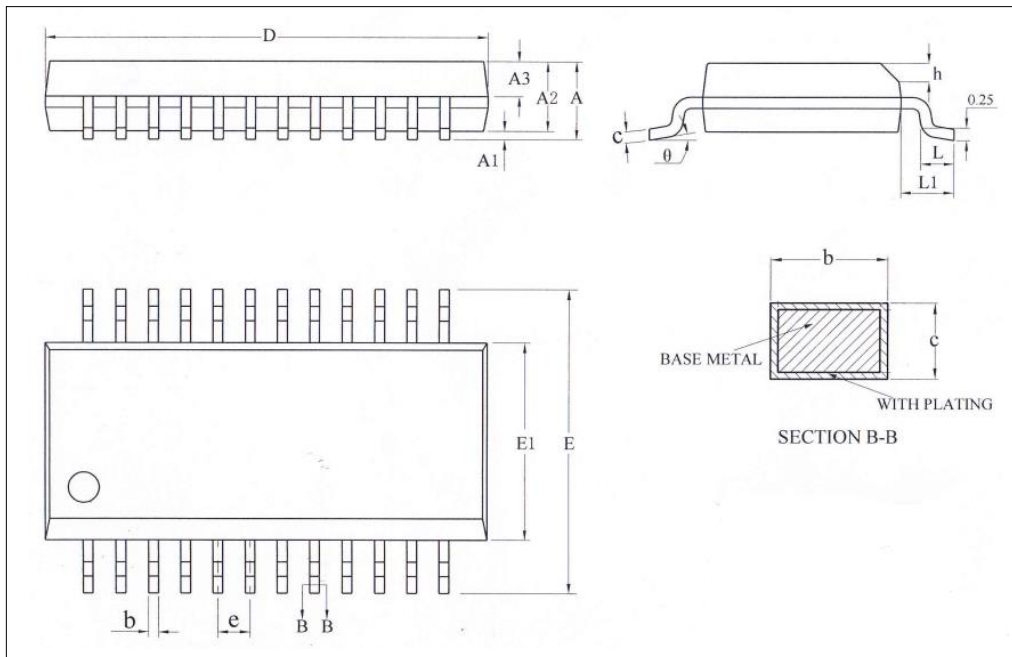
注意：封装尺寸不包括模的毛边凸起或门毛刺。

7.3 QFN20 (3x3x0.75-0.40mm)



Symbol	Millimeter		
	Min	Nom	Max
A	0.65	0.75	0.85
A1	-	0.02	0.05
b	0.15	0.20	0.25
c	0.18	0.20	0.25
D	2.90	3.00	3.10
D2	1.55	-	2.00
e	0.40BSC		
Ne	1.60BSC		
Nd	1.60BSC		
E	2.90	3.00	3.10
E2	1.55	-	2.00
L	0.20	-	0.50

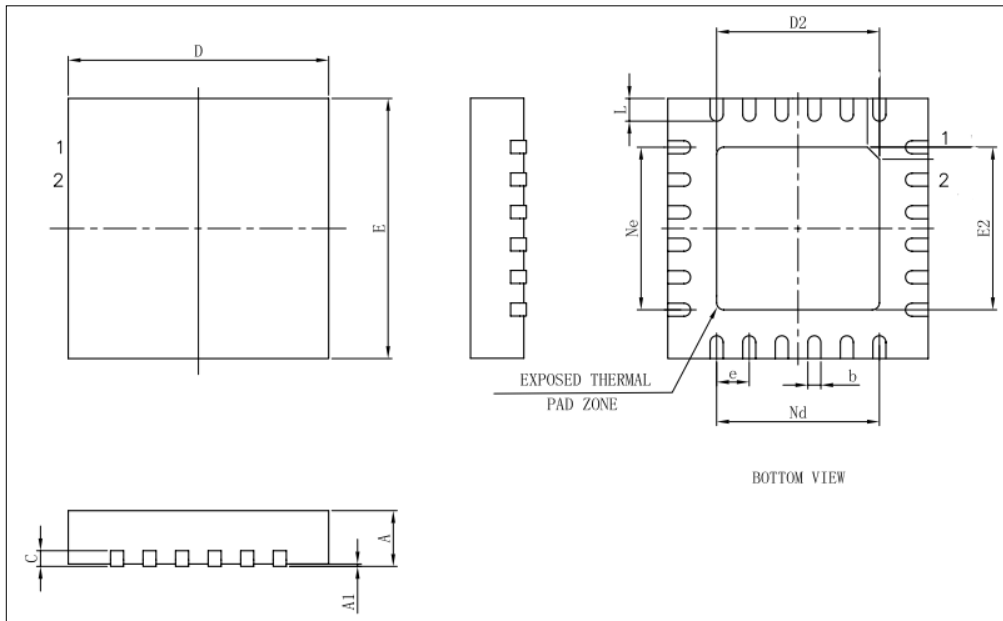
注意：封装尺寸不包括模的毛边凸起或门毛刺。

7.4 SSOP24


Symbol	Millimeter		
	Min	Nom	Max
A	-	-	1.80
A1	0.10	0.15	0.25
A2	1.30	-	1.55
A3	0.60	0.65	0.70
b	0.20	-	0.31
c	0.20	-	0.24
D	8.53	-	8.75
E	5.80	6.00	6.20
E1	3.80	3.90	4.00
e	0.635BSC		
h	0.30	-	0.50
L	0.406	-	0.889
L1	1.05REF		
θ	0	-	8°

注意：封装尺寸不包括模的毛边凸起或门毛刺。

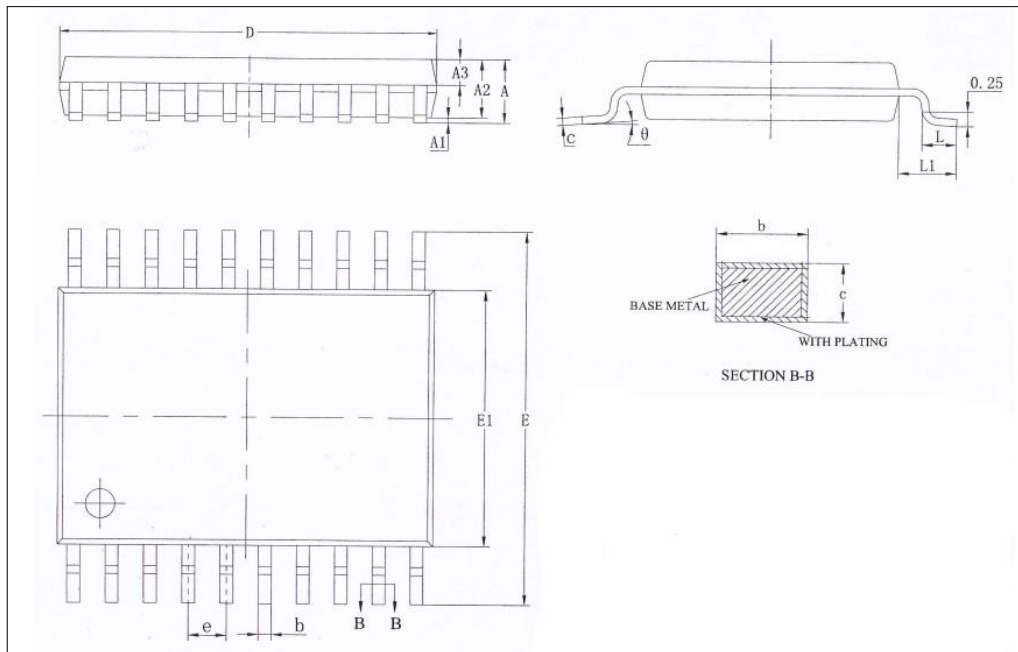
7.5 QFN24 (4x4x0.75-0.50mm)



Symbol	Millimeter		
	Min	Nom	Max
A	0.70	0.75	0.80
A1	-	0.02	0.05
b	0.18	0.25	0.30
c	0.18	0.20	0.25
D	3.90	4.00	4.10
D2	2.20	-	2.80
e	0.50BSC		
Ne	2.50BSC		
Nd	2.50BSC		
E	3.90	4.00	4.10
E2	2.20	-	2.80
L	0.30	0.40	0.50
h	0.25	-	0.40

注意：封装尺寸不包括模的毛边凸起或门毛刺。

7.6 TSSOP20



Symbol	Millimeter		
	Min	Nom	Max
A	-	-	1.25
A1	0.05	-	0.15
A2	0.80	1.00	1.10
A3	0.34	0.44	0.54
b	0.20	-	0.28
c	0.10	-	0.19
D	6.40	6.50	6.60
E	6.20	6.40	6.60
E1	4.30	4.40	4.50
e	0.65BSC		
L	0.45	0.60	0.75
L1	1.00REF		
θ	0	-	8°

注意：封装尺寸不包括模的毛边凸起或门毛刺。

8. 版本历史

版本号	时间	修改内容
V1.00	2020 年 1 月	初始版本
V1.01	2020 年 8 月	更新电气参数与部分型号说明
V1.02	2020 年 11 月	内容更新与部分型号说明
V1.03	2021 年 11 月	更正 FLASH 电气参数
V1.04	2022 年 4 月	1) 6.1 绝对最大额定值：增加极限参数注释说明 2) 修改 6.2 直流电气特性 3) 6.3.1 上电与掉电操作：调整参数 4) 6.3.3 内部振荡器：调整参数 5) 6.4 FLASH 电气参数：优化写入和读取时间相关描述 6) 6.5.1 BANDGAP 电气特性：细化参数 7) 6.5.2 ADC 电气特性：ADC 时钟周期按照不同参考电压进行说明 8) 6.5.3 ACMP 电气特性：优化参数，添加注释 9) 6.5.4 OP 电气特性：优化参数，添加注释 10) 6.5.5 PGA 电气特性：优化参数，添加注释
V1.05	2022 年 8 月	1) 6.1 绝对最大额定值：单个 IO 最大拉电流 2) 6.5.1 BANDGAP 电气特性：添加注释 3) 3.3 GPIO 特性：增加对驱动电流 I _{OL1} 、I _{OL2} 、I _{OH1} 、I _{OH2} 的描述
V1.0.6	2023 年 4 月	1) 更新 7.1 封装尺寸 2) 更正 7.2 封装尺寸 3) 更新 6.6EMC 特性
V1.0.7	2024 年 5 月	1) 更新 QFN 封装脚位图格式 2) 更正 2.2.3 存储器地址
	2024 年 10 月	修改 SSOP20/QFN20/SSOP24/QFN24/TSSOP20 封装尺寸信息
V1.0.8	2024 年 12 月	6.5.2 章节增加备注内容