



BAT32A6300 数据手册

基于 ARM® Cortex®-M0+的超低功耗 32 位 SoC 微控制器

内置 32K 字节 Flash，集成 LDO，LIN 收发器专用 SoC

V0.5.5

请注意以下有关CMS知识产权政策

* 中微半导体（深圳）股份有限公司（以下简称本公司）已申请了专利，享有绝对的合法权益。与本公司 MCU或其他产品有关的专利权并未被同意授权使用，任何经由不当手段侵害本公司专利权的公司、组织或个人，本公司将采取一切可能的法律行动，遏止侵权者不当的侵权行为，并追讨本公司因侵权行为所受的损失、或侵权者所得的不法利益。

* 中微半导体（深圳）股份有限公司的名称和标识都是本公司的注册商标。

* 本公司保留对规格书中产品在可靠性、功能和设计方面的改进作进一步说明的权利。然而本公司对于规格内容的使用不负责任。文中提到的应用其目的仅仅是用来做说明，本公司不保证和不表示这些应用没有更深入的修改就能适用，也不推荐它的产品使用在会由于故障或其它原因可能会对人身造成危害的地方。本公司的产品不授权适用于救生、维生器件或系统中作为关键器件。本公司拥有不事先通知而修改产品的权利，对于最新的信息，请参考官方网站 www.mcu.com.cn。

功能

- **超低功耗工作环境：**
 - 电源电压范围：5.5V~28V
 - 温度范围：-40°C到125°C
 - 低功耗模式：睡眠模式，深度睡眠模式
 - 运行功耗：80uA/MHz@64MHz
 - 深度睡眠模式下功耗：42uA（MCU休眠，LDO保持5V输出）
- **内核：**
 - ARM@32-bitCortex®-M0+ CPU
 - 工作频率：32KHz~64MHz
- **存储器：**
 - 32KB Flash存储器，程序与数据存储共享
 - 4KB SRAM存储器，附带奇偶校验
- **电源和复位管理：**
 - 内置上电复位（POR）电路
 - 内置电压检测（LVD）电路（门限电压可设）
- **时钟管理：**
 - 内置高速发振器，精度（±1%）。可提供1MHz~64MHz系统时钟。
 - 内置15KHz低速振荡器
 - 支持1MHz~20MHz外部晶体振荡器
- **乘法器/除法器模块：**
 - 乘法器：支持单周期32bit乘法运算
 - 除法器：支持32bit有符号整数除法运算，仅需4或8个CPU时钟周期完成一次运算
- **增强型DMA控制器：**
 - 中断触发启动。
 - 传送模式可选（正常传送模式，重复传送模式，块传送模式以及链传送模式）
 - 传送源/目的领域为全地址空间范围可选
- **联动控制器：**
 - 能将事件信号链接到一起，实现外围功能的联动
 - 事件输入20种，事件触发9种
- **丰富的模拟外围：**
 - 12位精度ADC转换器，转换速率1.42MSPS，外部模拟通道数10个，带温度传感器，支持单通道转换模式和多通道扫描转换模式。转换范围：0到V_{REF}（1.45V / 2.4V / V_{cap}可选）
 - 12位精度D/A转换器，2通道模拟输出，实时输出功能，输出到内部比较器的电压范围：0~V_{REF}，（V_{REF}=1.45V/2.4V/V_{cap}）；输出到管脚的电压范围：0.3V~V_{cap}-0.3V
- 比较器（CMP），内置2通道比较器，输入源可选，基准电压可选择12bitDAC输出电压或内部基准电压（1.45V/2.4V可选）
- 可编程增益放大器（PGA），内置1通道PGA，配备两组外部输入管脚，可由控制分时复用，可设置1/2.5/4/8/10/16/32倍增益，偏置电压：1.45V、2.4V、V_{cap}/2可选
- **输入/输出端口：**
 - I/O端口：26个
 - 能进行N沟道漏极开路、TTL输入缓冲、内部上拉的切换
 - 内置时钟输出/蜂鸣器输出的控制电路
- **串行两线调试器（SWD）**
- **丰富的定时器：**
 - 16位定时器：9通道
 - 看门狗定时器（WWDT）：1个
 - SysTick定时器
- **丰富灵活的接口：**
 - 串行通讯单元2个：每单元可以自由配置成1通道标准UART、1通道SPI或1通道简易I²C（其中单元0的UART0支持软件LIN通讯）
 - LIN：1通道（硬件支持LIN2.2协议，兼容LIN2.x协议，同时支持SAEJ2602协议规范
 - IrDA：1通道
 - 标准I²C：1通道，支持从机双地址
 - SPI：1通道
- **集成LIN收发器，符合LIN 2.x/ SAE J2602协议规范**
- **集成5V LDO，可为内部MCU及外部器件提供电源，输入电压5.5~28V**
- **安全功能：**
 - 符合IEC/UL 60730相关标准
 - 异常存储空间访问报错
 - 支持RAM奇偶校验
 - 支持硬件CRC校验
 - 支持重要SFR保护，防止误操作
 - 128位唯一ID号
 - Debug模式下的Flash二级保护（Level1：只能进行flash全领域擦除，不能读写；Level2：仿真器连接无效，不可对flash操作）
- **封装：**
 - QFN32

1 概述

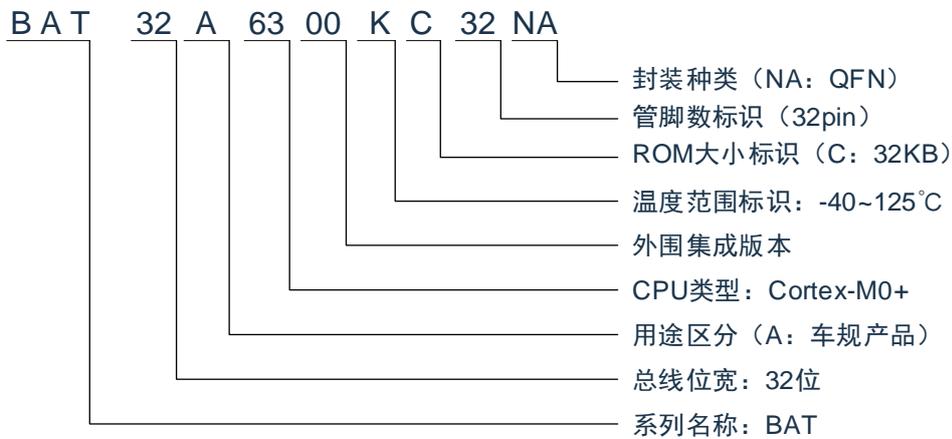
1.1 简介

BAT32A6300符合AEC-Q100 Grade 1汽车产品标准，-40~125°C工作环境温度，支持32Pin的QFN封装。本产品采用高性能的ARM®Cortex®-M0+的32位RISC内核，最高可工作于64MHz，采用高速的嵌入式闪存（SRAM最大4KB，程序/数据闪存最大32KB）。本产品集成I²C、SPI、UART、LIN2.2等总线等多种标准接口，集成12bit A/D转换器、温度传感器、12bit D/A转换器、比较器，可编程增益放大器。集成多种高级定时器模块，1通道SysTick定时器、9通道16bit定时器、看门狗定时器等功能，并集成高压LDO，LIN收发器等。

BAT32A6300还具有出色的低功耗性能，支持睡眠和深度睡眠两种低功耗模式，设计灵活，其运行功耗为80uA/MHz@64MHz，在深度睡眠模式下其功耗仅为42uA。集成事件联动控制器，可实现硬件模块之间的直接连接，无需CPU的干预，比使用中断响应速度更快。

BAT32A6300 集成 LDO，LIN 收发器，并以优秀的可靠性、丰富的集成外围功能以及出色的低功耗性能，从而更专注于汽车电子相关的开关、门、窗、灯、传感器、电机等应用。

1.2 产品型号一览表



BAT32A6300 的产品一览表:

产品型号	Flash 存储器	专用数据 Flash 存储器	SRAM	封装
BAT32A6300KC32NA	32KB	-	4KB	32引脚塑封 QFN (5x5mm, 0.5mm 间距)

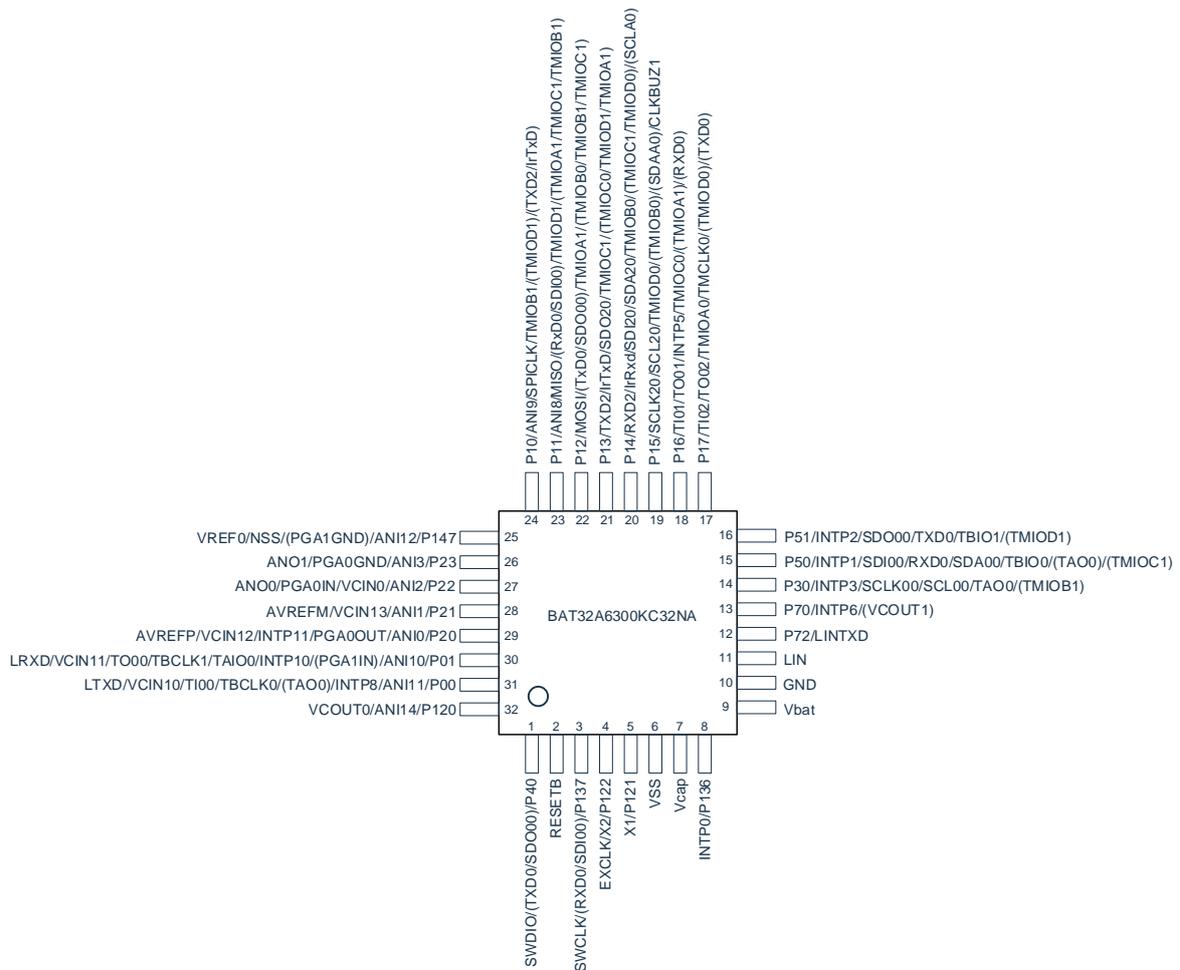
BAT32A6300 的产品选型表:

Part No.	封装 (package)	硬件除法器	硬件乘法器	CAN总线	LIN总线(集成收发器)	IIC总线	同步串行总线 (SPI)	异步串行总线 (UART)	看门狗定时器 (WDT)	通用定时器 (16bit)	放大器 PGA	比较器 CMP	12t DAC	12bit ADC	GPIO	DMA	Data Flash (KB)	SRAM (KB)	Code Flash (KB)	MCU工作电压 (V)	内置LDO输入 (V)	主频 (MHz)	内核
BAT32A6300KC32NA	QFN32	Y	Y	-	1	1	1	2	1	9	1	2	2	10	26	Y	-	4	32	5.0	5.5~28V	64	M0+

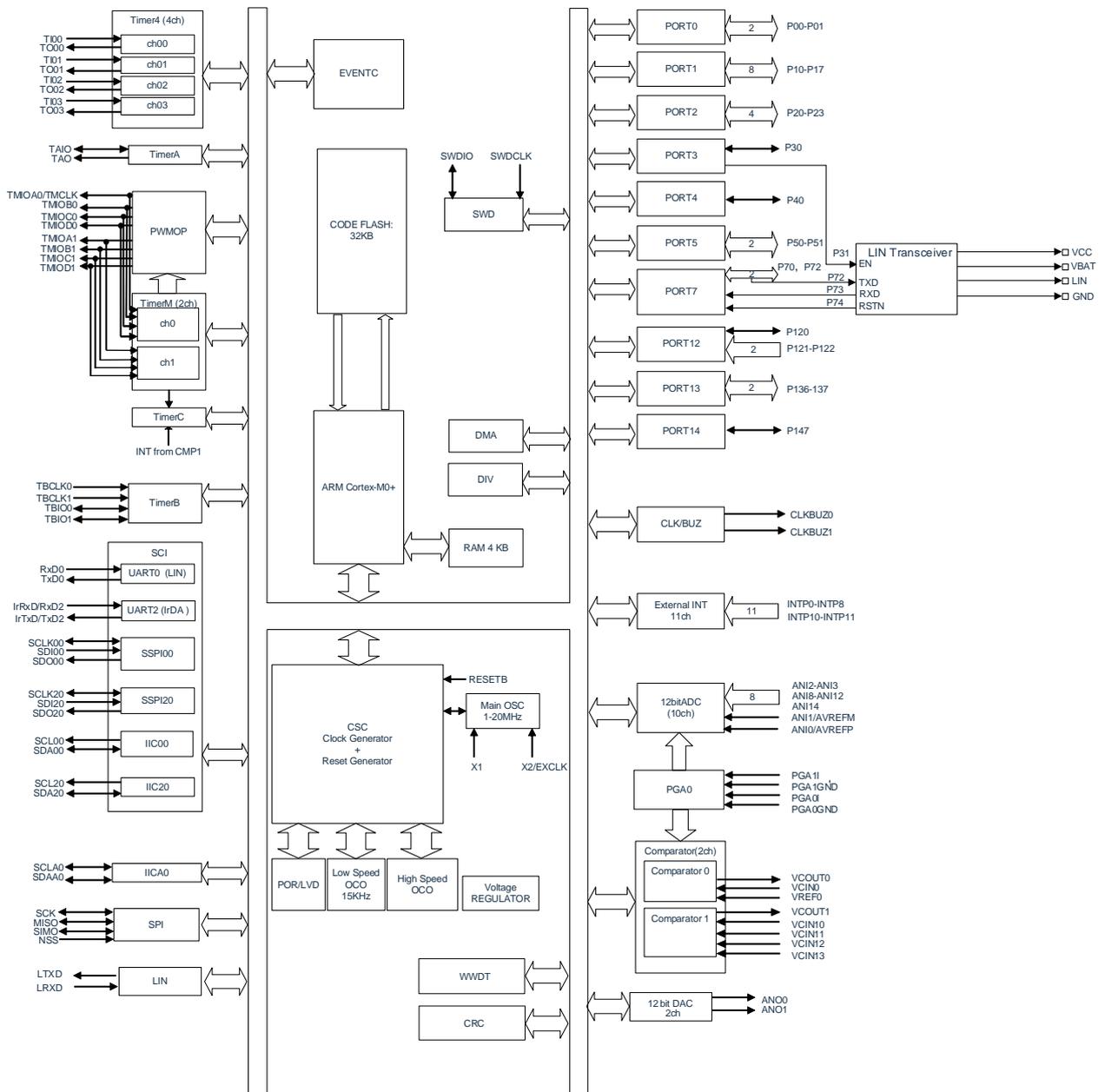
1.3 引脚图 (Top View)

1.3.1 BAT32A6300KC32NA

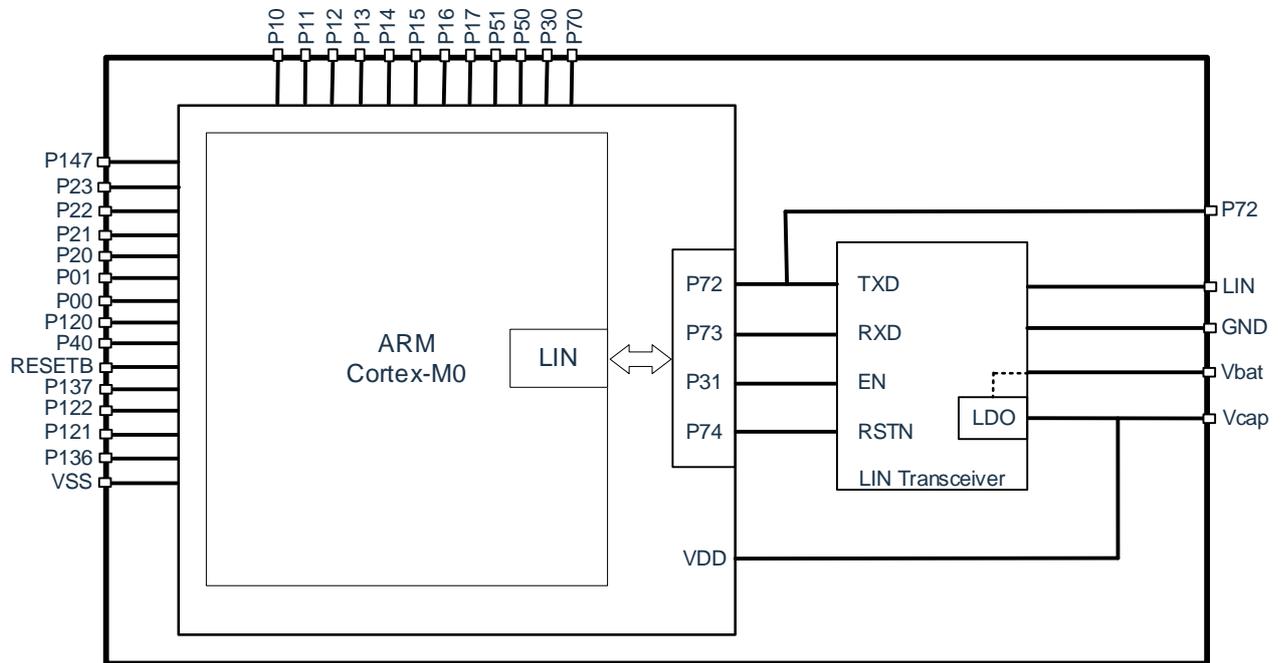
- 32引脚塑封QFN (5x5mm、0.5mm间距)



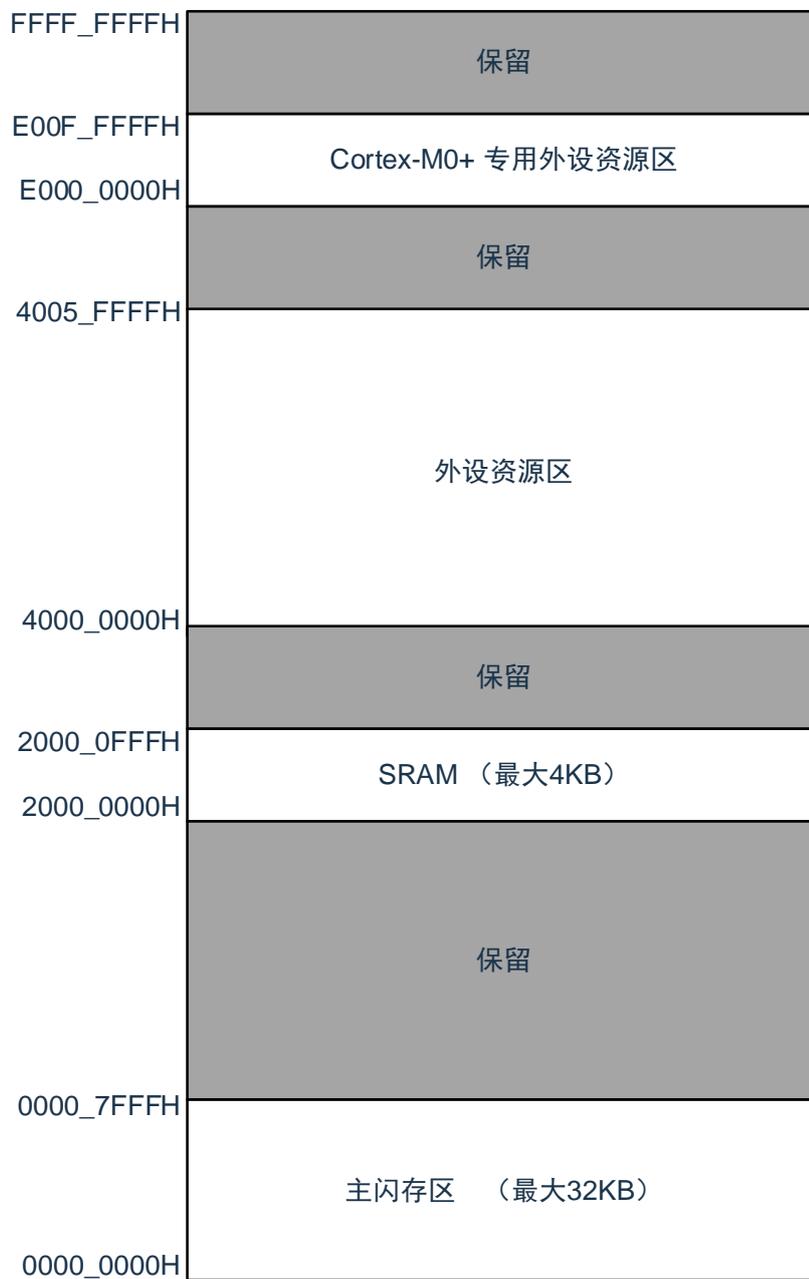
2 产品结构图



3 系统框图



4 存储器映射



5 引脚功能

5.1 端口功能

本产品所有端口按类型分为 4 种，分别是类型 1、类型 2、类型 3 和类型 4，对应情况如下：

类型 1：双向 I/O 功能。

类型 2：只有输入功能，如时钟，对应管脚 P121-P122。

类型 3：RESET 功能，对应管脚 RESETB。

类型 4：其他功能，如 LIN、VSS/GND、Vcap

5.1.1 引脚功能说明

功能名称	端口类型	输入/输出	解除复位后	复用功能	功能
P00		输入/输出	模拟功能	ANI11/LTXD/VCIN10/TI00/TBCLK0/(TAO0)/INTP8	端口0 2位输入/输出端口，能以位为单位指定为输入或者输出。输入端口能通过软件的设定，使用内部上拉电阻。 P00、P01的输入能设定为TTL输入缓冲，输出能设定为N沟道漏极开路输出（Vcap耐压）。 P00和P01能设定为模拟输入。
P01				ANI10/LRXD/VCIN11/TO00/TBCLK1/TAIO0/INTP10/(PGA1IN)	
P10	类型1	输入/输出	模拟功能	ANI9/SPICLK/TMIOB1/(TMIOD1)/(TXD2/IrTxD)	端口1 8位输入/输出端口，能以位为单位指定为输入或者输出。输入端口能通过软件的设定，使用内部上拉电阻。 P10、P14~P17的输入能设定为TTL输入缓冲。 P10、P11、P13~P15和P17的输出能设定为N沟道漏极开路输出（Vcap耐压）。 P10和P11能设定为模拟输入。
P11				ANI8/MISO/(RxD0/SDI00)/TMIOD1/(TMIOA1/TMIOC1/TMIOB1)	
P12				SIMO/(TxD0/SDO00)/TMIOA1/(TMIOB0/TMIOB1/TMIOC1)	
P13				TXD2/IrTxD/SDO20/TMIOC1/(TMIOC0/TMIOD1/TMIOA1)	
P14				RXD2/IrRxd/SDI20/SDA20/TMIOB0/(TMIOC1/TMIOD0)/(SCLA0)	
P15				SCLK20/SCL20/TMIOD0/(TMIOB0)/(SDAA0)/CLKBUZ1	
P16				TI01/TO01/INTP5/TMIOC0/(TMIOA1)/(RXD0)	
P17				TI02/TO02/TMIOA0/TMCLK0/(TMIOD0)/(TXD0)	
P20		输入/输出	模拟功能	ANI0/AVREFP/VCIN12/INTP11/PGA0OUT	端口2 4位输入/输出端口，能以位为单位指定为输入或者输出。能设定为模拟输入。
P21				ANI1/AVREFM/VCIN13	
P22				ANI2/ANO0/PGA0IN/VCIN0	
P23				ANI3/ANO1/PGA0GND	
P30		输入/输出	输入端口	INTP3/SCLK00/SCL00/TAO0/(TMIOB1)	端口3 2位输入/输出端口，能以位为单位指定为输入或者输出。输入端口能通过软件的设定，使用内部上拉电阻。 P30、P31的输入能设定为TTL输入缓冲，输
P31				TI03/TO03/INTP4/CLKBUZ0/(TAIO0)/VCOU1/SS00/SCLA0	

功能名称	端口类型	输入/输出	解除复位后	复用功能	功能
					出能设定为N沟道漏极开路输出（Vcap耐压）。
P40		输入/输出	输入端口	SWDIO/(TXD0/SDO00)	端口4 1位输入/输出端口，能指定为输入或者输出。输入端口能通过软件的设定，使用内部上拉电阻。
P50		输入/输出	输入端口	INTP1/SDI00/RXD0/SDA00/TBIO0/(TAO0)/(TMIOC1)	端口5 2位输入/输出端口，能以位为单位指定为输入或者输出。输入端口能通过软件的设定，使用内部上拉电阻。
P51	INTP2/SDO00/TXD0/TBIO1/(TMIOD1)			P50的输入能设定为TTL输入缓冲。P50和P51的输出能设定为N沟道漏极开路输出（Vcap耐压）。	
P70		输入/输出	输入端口	INTP6/(VCOUT1)	端口7 4位输入/输出端口，能以位为单位指定为输入或者输出。输入端口能通过软件的设定，使用内部上拉电阻。
P72	INTP7/(LTXD)			P72的输入能设定为TTL输入缓冲，输出能设定为N沟道漏极开路输出（Vcap耐压）。如果使用LIN功能，P72就不能作为别的IO功能，直接浮空。	
P120		输入/输出	模拟功能	ANI14/VCOUT0	端口12 1位输入/输出端口和2位输入专用端口，只有P120带有输出功能。只有P120的输入端口才能通过软件的设定，使用内部上拉电阻。P120能设定为模拟输入。
P121	类型2	输入	输入端口	X1	
P122				X2/EXCLK	
P136		输入/输出	输入端口	INTP0	端口13
P137				SWCLK/(RXD0/SDI00)	2位输入/输出端口，能通过软件的设定，使用内部上拉电阻。
P147	类型1	输入/输出	模拟功能	ANI12/VREF0/NSS/(PGA1GND)	端口14 1位输入/输出端口，能指定为输入或者输出。输入端口能通过软件的设定，使用内部上拉电阻。P147能设定为模拟输入。
RESETB	类型3	输入	-	-	外部复位的输入专用引脚，当不使用外部复位时，必须直接或者通过电阻连接到Vcap。
LIN	类型4	输入/输出	LIN通讯	-	LIN总线输入/输出端口
Vcap		电源	-	-	LDO输出 – 可为内部MCU及外部器件提供电源，需外接0.1uF+10uF去耦电容
Vbat		电源	-	-	电池电源电压
GND/VSS		地	-	-	地

备注：

1. 通过端口模式控制寄存器 x（PMCx）将各引脚设定为数字或者模拟（能以位为单位进行设定）。
2. 复用功能说明参见“4.2 端口复用功能”。
3. 能通过设定外围 I/O 重定向寄存器，分配上表（ ）内的功能。

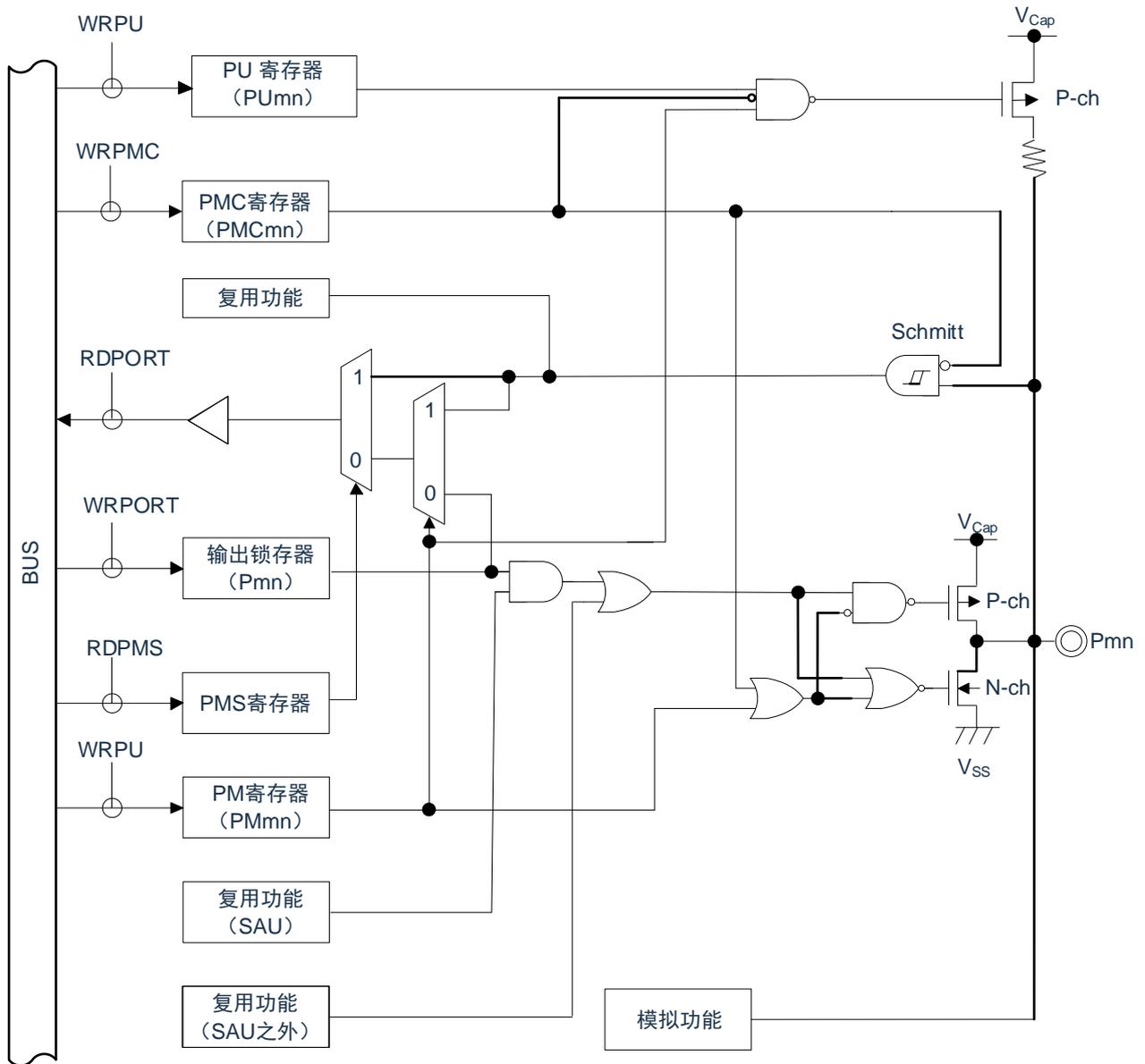
5.2 端口复用功能

功能名称	输入/输出	功能
ANI0~ANI3、ANI8~ANI12、ANI14	输入	A/D转换器的模拟输入
ANO0、ANO1	输出	D/A转换器的输出
INTP0 ~ INTP8、INTP10~INTP11	输入	外部中断请求输入 有效边沿的指定：上升沿、下降沿、上升和下降的双边沿
VCIN0	输入	比较器0的模拟电压输入
VCIN10~VCIN13	输入	比较器1的模拟电压/基准电压输入
VREF0	输入	比较器0的基准电压输入
VCOUT0、VCOUT1	输出	比较器输出
PGA0IN、PGA1IN	输入	PGA输入
PGA0GND、PGA1GND	输入	PGA参考输入
CLKBUZ0、CLKBUZ1	输出	时钟输出/蜂鸣器输出
RESETB	输入	低电平有效的系统复位输入，当不使用外部复位时，必须直接或者通过电阻连接Vcap。
LRXD	输入	LIN的串行数据输入
LTXD	输出	LIN的串行数据输出
IrRxD	输入	IrDA的串行数据输入
IrTxD	输出	IrDA的串行数据输出
RxD0、RxD2	输入	串行接口UART0、UART2的串行数据输入
TxD0、TxD2	输出	串行接口UART0、UART2的串行数据输出
SCL00、SCL20	输出	串行接口IIC00、IIC20的串行时钟输出
SDA00、SDA20	输入/输出	串行接口IIC00、IIC20的串行数据输入/输出
SCLK00、SCLK20	输入/输出	串行接口SSPI00、SSPI20的串行时钟输入/输出
SDI00、SDI20	输入	串行接口SSPI00、SSPI20的串行数据输入
SS00	输入	串行接口SSPI00的芯片选择输入
SDO00、SDO20	输出	SSPI00、SSPI20的串行数据输出
SCLA0	输入/输出	串行接口IICA0的时钟输入/输出
SDAA0	输入/输出	串行接口IICA0的串行数据输入/输出
SPICLK	输入/输出	串行接口SPI的串行时钟输入/输出
MISO	输入/输出	串行接口SPI的串行数据输入/输出
SIMO	输入/输出	串行接口SPI的串行数据输入/输出
NSS	输入	串行接口SPI的芯片选择输入
TI00 ~ TI03	输入	16位定时器Timer4的外部计数时钟/捕捉触发输入
TO00 ~ TO03	输出	16位定时器Timer4的定时器输出
TAIO	输入/输出	定时器TimerA的输入/输出
TAO	输出	定时器TimerA的输出
TMCLK	输入	定时器TimerM的外部时钟输入
TMIOA0、TMIOB0、TMIOC0、 TMIOD0、TMIOA1、TMIOB1、 TMIOC1、TMIOD1	输入/输出	定时器TimerM的输入/输出

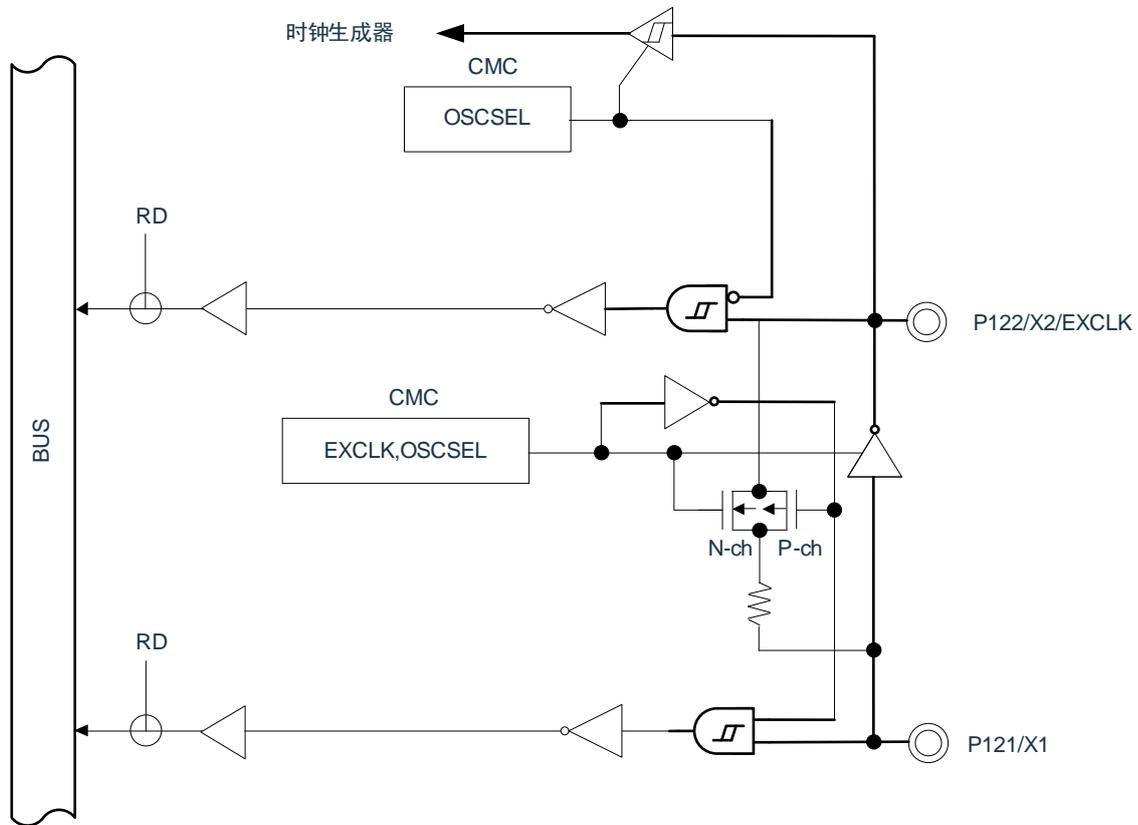
功能名称	输入/输出	功能
TBIO0、TBIO1	输入/输出	定时器TimerB的输入/输出
TBCLK0、TBCLK1	输入	定时器TimerB的外部时钟输入
X1、X2	—	连接用于主系统时钟的谐振器。
EXCLK	输入	主系统时钟的外部时钟输入
AV _{REFP}	输入	A/D转换器的正 (+) 基准电压输入
AV _{REFM}	输入	A/D转换器的负 (-) A基准电压输入
SWDIO	输入/输出	SWD数据接口
SWCLK	输入	SWD时钟接口
LIN	输入/输出	LIN总线输入/输出端口
V _{SS}	-	电源地
GND	-	电源地
Vbat	-	电池电源电压
Vcap	-	LDO输出 – 可为内部MCU及外部器件提供电源，需外接0.1uF+10uF去耦电容

5.3 端口类型

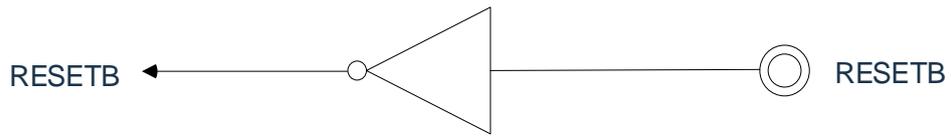
类型 1: 双向 I/O 功能



类型 2: 只有输入功能



类型 3: RESET 功能



6 功能概要

6.1 ARM® Cortex®-M0+内核

ARM 的 Cortex-M0+处理器是 ARM 处理器中针对嵌入式系统的新一代产品。它提供了一种低成本的平台旨在满足少引脚数和低功耗单片机的需求，同时提供出色的计算性能和先进的系统响应中断。

Cortex-M0+处理器的 32 位 RISC 处理器，提供卓越的代码效率，提供 ARM 内核的高性能预期，区别于同等内存大小的 8 位和 16 位器件。Cortex-M0+处理器具有 32 根地址线，存储空间多达 4G。

BAT32A6300 采用嵌入式的 ARM 内核，因此与所有的 ARM 工具和软件兼容。

6.2 存储器

6.2.1 闪存 Flash

BAT32A6300内置了可进行编程、擦除和重写的闪存。具有如下功能：

- 程序和数据共享 32K 存储空间。
- 支持页擦除，每页大小是 512byte
- 支持 byte/half-word/word (32bit) 编程

6.2.2 SRAM

BAT32A6300 内置 4KB 的嵌入式 SRAM。

6.3 增强型 DMA 控制器

内置增强型 DMA (Direct Memory Access) 控制器，能够实现不使用 CPU 而在存储器之间进行数据传送的功能。

- 支持通过外围功能中断启动 DMA，能实现通过通信、定时器和 A/D 进行的实时控制。
- 传送源/目的领域为全地址空间范围可选 (flash 领域作为目的地址时，需要预设 flash 为编程模式)。
- 支持 4 种传送模式 (正常传送模式，重复传送模式，块传送模式以及链传送模式)。

6.4 LIN 收发器

BAT32A6300是一款内部集成LDO的本地互连网络（LIN）物理层收发器的SoC产品，其内部LIN收发器可为ECU（Electronic Control Unit）微控制器或相关外设提供稳定的5V电源，该LIN收发器符合LIN 2.0、LIN2.1、LIN 2.2、LIN 2.2A、ISO 17987-4:2016 (12V) 和SAE J2602 标准。主要适用于使用1kbps至20kbps传输速率的车载网络。该收发器的LIN总线输出引脚具有内部上拉电阻，具有总线输出波形整形功能以减少电磁辐射（EME）。该收发器为全双工通信，以TXD引脚作为输入端，将微控制器的低压信号发送至LIN 总线，同时LIN引脚接收总线上的数据流，并由接收器的输出引脚RXD将数据传回微控制器或传送到其它微控制器。

集成的内部 LIN 收发器可在 5.5V~28V 工作电压范围内，支持 12V 应用。该收发器在休眠模式下可实现极低电流消耗，发生故障时可快速地将功耗降至最低，并且可通过 LIN 总线进行远程唤醒，或通过 EN 引脚上的消息将器件置于正常工作模式。同时提供一个 5V 稳压源的上电与掉电检测输出引脚 RSTN，以便于微控制器对稳压源的供电情况进行监测。

6.5 联动控制器

联动控制器将各外围功能输出的事件与外围功能触发源之间相互链接。从而实现不使用 CPU 而直接进行外围功能之间的协作运行。

联动控制器有以下功能：

- 能将事件信号链接到一起，实现外围功能的联动。
- 事件输入 20 种，事件触发 9 种。

6.6 时钟发生和启动

时钟发生电路是产生给CPU和外围硬件提供时钟的电路。有以下3种系统时钟和时钟振荡电路。

6.6.1 主系统时钟

- X1振荡电路：能通过给引脚（X1和X2）连接谐振器产生1~20MHz的时钟振荡，并且能通过执行深度睡眠指令或者设定MSTOP使振荡停止。
- 高速内部振荡器（高速OCO）：能通过选项字节选择频率进行振荡。在解除复位后，CPU默认以此高速内部振荡器时钟开始运行。能通过执行深度睡眠指令或者设定HIOSTOP位使振荡停止。能通过高速内部振荡器的频率选择寄存器更改选项字节设定的频率。最高频率为64Mhz，精度±1.0%
- 由引脚（X2）输入外部时钟：（1~20MHz），并且能通过执行深度睡眠指令或者设定MSTOP位将外部主系统时钟的输入置为无效。

6.6.2 低速内部振荡器时钟

低速内部振荡器（低速 OCO）：产生 15KHz（典型值）的时钟振荡。不能将低速内部振荡器时钟用作CPU时钟。只有以下外围硬件能通过低速内部振荡器时钟运行：

- 看门狗定时器（WWDT）。
- 定时器 TimerA 。

6.7 电源管理

6.7.1 供电方式

Vbat: 电池电源电压, 电压范围5.5V~28V, 支持12V系统;

Vcap: LDO输出电压5V, 电压范围4.9V~5.1V, 必须外接0.1uF及10uF滤波电容。

6.7.2 上电复位

上电复位电路 (POR) 有以下功能。

- 在接通电源时产生内部复位信号。如果电源电压 (Vcap) 大于检测电压 (V_{POR})，就解除复位。但是，在达到工作电压范围前，必须通过电压检测电路或者外部复位保持复位状态。
- 将电源电压 (Vcap) 和检测电压 (V_{PDR}) 进行比较，当 $V_{cap} < V_{PDR}$ 时，产生内部复位信号。但是，在电源下降时，必须在小于工作电压范围前，转移到深度睡眠模式，或者通过电压检测电路或外部复位设定为复位状态。如果要重新开始运行，必须确认电源电压已恢复到工作电压范围内。

6.7.3 电压检测

电压检测电路通过选项字节设定运行模式和检测电压 (V_{LVDH} 、 V_{LVDL} 、 V_{LVD})。电压检测 (LVD) 电路有以下功能：

- 将电源电压 (Vcap) 和检测电压 (V_{LVDH} 、 V_{LVDL} 、 V_{LVD}) 进行比较，产生内部复位或者中断请求信号。
- 电源电压的检测电压 (V_{LVDH} 、 V_{LVDL} 、 V_{LVD}) 能通过选项字节选择检测电平。
- 能在深度睡眠模式中运行。
- 当电源上升时，在达到工作电压范围前，必须通过电压检测电路或者外部复位保持复位状态。当电源下降时，必须在小于工作电压范围前，转移到深度睡眠模式，或者通过电压检测电路或外部复位设定为复位状态。
- 工作电压范围根据用户选项字节的设定而变。

6.8 低功耗模式

BAT32A6300 支持两种低功耗模式以便在功耗低，启动时间短，可用的唤醒源之间实现最佳的折中：

- 睡眠模式：通过执行睡眠指令进入睡眠模式。睡眠模式是停止 CPU 运行时钟的模式。在设定睡眠模式前，如果高速系统时钟振荡电路、高速内部振荡器正在振荡，各时钟就继续振荡。虽然此模式无法让工作电流降到深度睡眠模式的程度，但是在想要通过中断请求立即重新开始处理或者想要频繁地进行间歇运行时是一种有效的模式。
- 深度睡眠模式：通过执行深度睡眠指令进入深度睡眠模式。深度睡眠模式是停止高速系统时钟振荡电路和高速内部振荡器的振荡并且停止整个系统的模式。能大幅度地降低芯片的工作电流。因为深度睡眠模式能通过中断请求来解除，所以也能进行间歇运行。但是，在 X1 时钟的情况下，因为在解除深度睡眠模式时需要确保振荡稳定的等待时间，所以如果一定要通过中断请求立即开始处理，就必须选择睡眠模式。

在任何一种模式中，寄存器、标志和数据存储器全部保持设定为待机模式前的内容，并且还保持输入/输出端口的输出锁存器和输出缓冲器的状态。

6.9 复位功能

以下7种方法产生复位信号。

- 1) 通过RESETB引脚输入外部复位。
- 2) 通过看门狗定时器的程序失控检测产生内部复位。
- 3) 通过上电复位（POR）电路的电源电压和检测电压的比较产生内部复位。
- 4) 通过电压检测电路（LVD）的电源电压和检测电压的比较产生内部复位。
- 5) 因RAM奇偶校验错误而产生内部复位。
- 6) 因存取非法存储器而产生内部复位。
- 7) 软件复位

内部复位和外部复位相同，在产生复位信号后，从写在地址0000H和0001H中的地址开始执行程序。

6.10 中断功能

Cortex-M0+处理器内置了嵌套向量中断控制器（NVIC），支持最多32个中断请求（IRQ）输入，以及1个不可屏蔽中断（NMI）输入，另外，处理器还支持多个内部异常。

本产品对32个可屏蔽中断请求（IRQ）和1个不可屏蔽中断（NMI）进行了扩展，最多能支持64个可屏蔽中断源，以及一个不可屏蔽中断源。

可屏蔽中断	外部	5
	内部	29

6.11 看门狗定时器

1 通道 WWDT，17bit 看门狗定时器通过选项字节设定计数运行。看门狗定时器以低速内部振荡器时钟（15KHz）运行。看门狗定时器用于检测程序失控。在检测到程序失控时，产生内部复位信号。

下述情况判断为程序失控：

- 当看门狗定时器计数器发生上溢时
- 当对看门狗定时器的允许寄存器（WDTE）执行1位操作指令时
- 当给WDTE寄存器写“ACH”以外的数据时
- 在窗口关闭期间给 WDTE 寄存器写数据时

6.12 SysTick 定时器

这个定时器是实时操作系统专用的，但也可以作为一个标准的递减计数器使用。

它的特点为：24 位递减计数器自装填能力计数器达到 0 时，有可屏蔽的系统中断的产生。

6.13 定时器 Timer4

本产品内置含有 4 个 16 位定时器的定时器单元 Timer4。每个定时器单元，既能分别用作独立的定时器，也能组合多个通道用作高级的定时器功能。

有关各功能的详细内容，请参照下表。

独立通道运行功能	多通道联动运行功能
<ul style="list-style-type: none"> ● 间隔定时器 ● 方波输出 ● 外部事件计数器 ● 分频器 ● 输入脉冲间隔的测量 ● 输入信号的高/低电平宽度的测量 ● 延迟计数器 	<ul style="list-style-type: none"> ● 单触发脉冲输出 ● PWM 输出 ● 多重 PWM 输出

6.13.1 独立通道运行功能

独立通道运行功能是能不受其他通道运行模式的影响而独立使用任意通道的功能。独立通道运行功能用作以下模式：

- 1) 间隔定时器：能用作以固定间隔产生中断（INTTM）的基准定时器。
- 2) 方波输出：每当产生 INTTM 中断时，就触发翻转，从定时器输出引脚（TO）输出 50%占空比的方波。
- 3) 外部事件计数器：对定时器输入引脚（TI）的输入信号的有效边沿进行计数，如果达到规定次数，就能用作产生中断的事件计数器。
- 4) 分频器功能（只限于单元 0 的通道 0）：对定时器输入引脚（TI00）的输入时钟进行分频，然后从输出引脚（TO00）输出。
- 5) 输入脉冲间隔的测量：在定时器输入引脚（TI）的输入脉冲信号的有效边沿开始计数并且在下一个脉冲的有效边沿捕捉计数值，从而测量输入脉冲的间隔。
- 6) 输入信号的高/低电平宽度的测量：在定时器输入引脚（TI）的输入信号的一个边沿开始计数并且在另一个边沿捕捉计数值，从而测量输入信号的高电平或者低电平的宽度。
- 7) 延迟计数器：在定时器输入引脚（TI）的输入信号的有效边沿开始计数并且在经过任意延迟期间后产生中断。

6.13.2 多通道联动运行功能

多通道联动运行功能可将主控通道（主要控制周期的基准定时器）和从属通道（遵从主控通道运行的定时器）组合实现的功能。多通道联动运行功能能用作以下模式：

- 1) 单触发脉冲输出：将 2 个通道成对使用，生成能任意设定输出时序和脉宽的单触发脉冲。
- 2) PWM（Pulse Width Modulation）输出：将 2 个通道成对使用，生成能任意设定周期和占空比的脉冲。
- 3) 多重 PWM（Pulse Width Modulation）输出：能通过扩展 PWM 功能并且使用 1 个主控通道和多个从属通道，以固定周期生成最多 7 种任意占空比的 PWM 信号。

6.13.3 8 位定时器运行功能

8 位定时器运行功能可将 16 位定时器通道用作 2 个 8 位定时器通道的功能。（只能使用通道 1 和通道 3）

6.13.4 LIN-bus 支持功能

Timer4 单元可用于检查 LIN-bus 通信中的接收信号是否适合 LIN-bus 通信格式。

- 1) 唤醒信号的检测：在 UART 串行数据输入引脚（RxD）的输入信号的下降沿开始计数并且在上升沿捕捉计数值，从而测量低电平宽度。如果该低电平宽度大于等于某固定值，就认为是唤醒信号。
- 2) 间隔场的检测：在检测到唤醒信号后，从 UART 串行数据输入引脚（RxD）的输入信号的下降沿开始计数并且在上升沿捕捉计数值，从而测量低电平宽度。如果该低电平宽度大于等于某固定值，就认为是间隔场。
- 3) 同步场脉宽的测量：在检测到间隔场后，测量 UART 串行数据输入引脚（RxD）的输入信号的低电平宽度和高电平宽度。根据以此方式测量的同步场的位间隔，计算波特率。

6.14 定时器 TimerA

本产品内置一个 16bit 定时器 TimerA，由重加载寄存器和递减计数器构成。可用于以下工作模式：

- 计时器模式：对计数源进行计数（计数源可以是时钟或者外部事件）
- 脉冲输出模式：对计数源进行计数并在溢出时输出脉冲
- 事件计数模式：对外部事件进行计数，可工作于深度睡眠模式下。
- 脉冲宽度测量模式：对外部脉冲宽度进行测量
- 脉冲周期测量模式：对外部脉冲周期进行测量

6.15 定时器 TimerM

本产品内置 2 通道专为电机控制优化过的 16bit 定时器 TimerM，它有以下 4 种工作模式：

- 定时器模式：
 - 输入捕捉功能（以外部信号为触发，将计数值取到寄存器）
 - 输出比较功能（检测计数值和寄存器的值是否相同，且能在检测时更改引脚的输出）
 - PWM 功能（连续输出任意的脉宽）
- 复位同步 PWM 模式：输出锯齿波调制、无死区时间的三相波形（6 个）
- 互补 PWM 模式：输出三角波调制、有死区时间的三相波形（6 个）
- PWM3 模式：输出同周期 PWM 波形（2 个）

6.16 定时器 TimerB

本产品内置一个 16bit 定时器 TimerB，它有以下 3 种模式：

- 定时器模式：
 - 输入捕捉功能在上升沿、下降沿或者上升沿/下降沿的双边沿进行计数。
 - 输出比较功能“L”电平输出、“H”电平输出或者交替输出
- PWM 模式：能进行任意占空比的 PWM 输出。
- 相位计数模式：能自动测量 2 相编码器的计数值。

6.17 定时器 TimerC

本产品内置一个 16bit 定时器 TimerC，可由软件、比较器或定时器 TimerM 进行触发，以实现输入捕获功能。

6.18 时钟输出/蜂鸣器输出控制电路

时钟输出控制器用于给外围 IC 提供时钟，蜂鸣器输出控制器用于输出蜂鸣器频率的方波。由专门的引脚实现时钟输出或者蜂鸣器输出。

6.19 通用串行通讯单元

本产品内置2个通用串行通讯单元，每个单元最多有4个串行通讯通道。能实现标准SPI、简易SPI、UART和简易I²C的通信功能。以64pin产品为例，各通道的功能分配如下：

6.19.1 3线串行接口（简易 SPI）

与主控设备输出的串行时钟（SCK）同步进行数据的发送和接收。

这是使用1条串行时钟（SCK）、1条发送串行数据（SO）和1条接收串行数据（SI）共3条通信线进行通信的时钟同步通信接口。

[数据的发送和接收]

- 7位或者8位的数据长度
- 发送和接收数据的相位控制
- MSB/LSB优先的选择

[时钟控制]

- 主控或者从属的选择
- 输入/输出时钟的相位控制
- 由预分频器和通道内部计数器产生的传送周期
- 最大传送速率

主控通信：最大值 $F_{CLK}/2$

从属通信：最大值 $F_{MCK}/6$

[中断功能]

- 传送结束中断、缓冲器空中断

[错误检测标志]

- 溢出错误

6.19.2 带从属片选功能的 SPI

支持从属片选输入功能的SPI串行通信接口。这是使用一个从属片选输入（SS1）、1条串行时钟（SCK）、1条发送串行数据（SO）和1条接收串行数据（SI）共4条通信线进行通信的时钟同步通信接口。

[数据的发送和接收]

- 7位或者8位的数据长度
- 发送和接收数据的相位控制
- MSB/LSB优先的选择
- 发送和接收数据的电平设定

[时钟控制]

- 输入/输出时钟的相位控制
- 由预分频器和通道内部计数器产生的传送周期
- 最大传送速率
从属通信：最大值 $F_{MCK}/6$

[中断功能]

- 传送结束中断、缓冲器空中断

[错误检测标志]

- 溢出错误

6.19.3 UART

通过串行数据发送（TxD）和串行数据接收（RxD）共2条线进行异步通信的功能。使用这2条通信线，按数据帧（由起始位、数据、奇偶校验位和停止位构成）与其他通信方进行异步（使用内部波特率）的数据发送和接收。能通过使用发送专用（偶数通道）和接收专用（奇数通道）共2个通道来实现全双工UART通信，而且还能通过组合Timer4单元和外部中断（INTP0）来支持LIN-bus。

[数据的发送和接收]

- 7位、8位或者9位的数据长度
- MSB/LSB优先的选择
- 发送和接收数据的电平设定、反相的选择
- 奇偶校验位的附加、奇偶校验功能
- 停止位的附加、停止位的检测

[中断功能]

- 传送结束中断、缓冲器空中断
- 帧错误、奇偶校验错误或者溢出错误引起的错误中断

[错误检测标志]

- 帧错误、奇偶校验错误、溢出错误

[LIN-bus功能]

- 唤醒信号的检测
- 间隔场（BF）的检测
- 同步场的测量、波特率的计算

6.19.4 简易 I²C

通过串行时钟（SCL）和串行数据（SDA）共2条线与多个设备进行时钟同步通信的功能。因为此简易I²C是为了与闪存、A/D转换器等设备进行单通信而设计的，所以只能用作主控设备。开始条件和停止条件与操作控制寄存器一样，必须遵守AC特性，通过软件进行处理。

[数据的发送和接收]

- 主控发送、主控接收（只限于单主控的主控功能）
- ACK输出功能、ACK检测功能
- 8位数据长度（在发送地址时，用高7位指定地址，用最低位进行R/W控制）
- 通过软件产生开始条件和停止条件

[中断功能]

- 传送结束中断

[错误检测标志]

- ACK错误、溢出错误

[简易I²C 不支持的功能]

- 从属发送、从属接收
- 多主控功能（仲裁失败检测功能）
- 等待检测功能

6.20 标准串行接口 IICA

串行接口 IICA 有以下 3 种模式：

1) 运行停止模式

这是用于不进行串行传送时的模式，能降低功耗。

2) I²C 总线模式（支持多主控）

此模式通过串行时钟（SCLA）和串行数据总线（SDAA）的2条线，与多个设备进行8位数据传送。符合I²C总线格式，主控设备能在串行数据总线上给从属设备生成“开始条件”、“地址”、“传送方向的指示”、“数据”和“停止条件”。从属设备通过硬件自动检测接收到的状态和数据。能通过此功能简化应用程序的I²C总线控制部分。因为串行接口IICA的SCLA引脚和SDAA引脚用作漏极开路输出，所以串行时钟线和串行数据总线需要上拉电阻。

3) 唤醒模式

在深度睡眠模式中，当接收到来自主控设备的扩展码或者本地站地址时，能通过产生中断请求信号（INTIICA）解除深度睡眠模式。通过IICA控制寄存器进行设定。

6.21 LIN/UART 模块(LIN)

本产品搭载一个 LIN 通信控制器，支持 LIN 规范协议包括 1.3、2.0、2.1、2.2 和 SAEJ 2602 标准，并具有自动进行帧间通信和错误判断的功能。LIN/UART 模块提供了 UART 模式，也可以当作单个的 UART 来使用。

该模块具有如下功能：

1) LIN 通讯功能

- 可用作主机或从机
- 具有可变的帧结构
主机：13~28Tbits 间隔传输宽度；1~4Tbits 间隔符的传输宽度；0~7Tbits 的字节间隔（帧头）；0~7Tbits 的响应间隔；0~3Tbits 的响应区数据字节间的间隔；1~16Tbits 的唤醒间隔。
从机：间隔接收宽度为 9.5 或 10.5Tbits（固定波特率），10 或 11Tbits（自动波特率）；0~7Tbits 的响应间隔；0~3Tbits 的响应区数据字节间的间隔；1~16Tbits 的唤醒间隔。
- 响应场数据在0~8字节之间，也可进行9个以上字节的响应传输和接收
- 提供LIN唤醒模式
- 支持多种状态检测
- 支持产生多种中断
成功的帧头/帧/唤醒传输/接收中断、成功的帧/唤醒传输/接收中断、错误检测中断
- 支持用户评估的自测模式

2) UART 通讯功能

[数据的发送和接收]

- 7位、8位数据长度（支持9位，包括扩展位）
- MSB/LSB优先的选择
- 发送和接收数据的电平设定、反相的选择
- 奇偶校验位的附加、奇偶校验功能
- 停止位的附加、停止位的检测

[中断功能]

- 传送开始/成功中断
- 成功接收中断
- 状态检测中断

[状态标志]

- 支持多种状态标志检测

6.22 模数转换器（ADC）

本产品内置12位分辨率的模数转换器SARADC，可将模拟输入转换为数字值，支持多达13个通道的ADC模拟输入（ANI0~ANI3，ANI8~ANI12，ANI14）。该ADC含有以下的功能：

- 12位分辨率、转换速率1.42Msps。
- 触发方式：支持软件触发，硬件触发和待机状态下的硬件触发。
- 通道选择：支持单通道选择和多通道扫描两种模式。
- 转换模式：支持单次转换和连续转换。
- 工作电压：支持 $2.0V \leq V_{cap} \leq 5.5V$ 的工作电压范围。
- 可检测内置基准电压（1.45V/2.4V）和温度传感器
- 基准电压源可选：1.45V/2.4V/Vcap

ADC能通过下述的模式组合设定各种A/D转换模式。

触发模式	软件触发	通过软件操作来开始转换。
	硬件触发无等待模式	通过检测硬件触发来开始转换。
	硬件触发等待模式	在切断电源的转换待机状态下，通过检测硬件触发来接通电源，在经过A/D电源稳定等待时间后自动开始转换。
通道选择模式	选择模式	选择1个通道的模拟输入，进行A/D转换。
	扫描模式	按顺序对4个通道的模拟输入进行A/D转换。能选择ANI0~ANI3、ANI8~ANI12、ANI14中连续的4个通道作为模拟输入。
转换模式	单次转换模式	对所选通道进行1次A/D转换。
	连续转换模式	对所选通道进行连续的A/D转换，直到被软件停止为止。
采样时间/转换时间	采样时钟数/转换时钟数	采样时间可由寄存器设定，采样时钟数默认值为13.5个clk，转换时钟数最小值为31.5个clk。

6.23 数模转换器（DAC）

本产品内置2通道12bit位分辨率的模数转换器DAC，可将数字输入转换为模拟信号。具有以下特性：

- 12bit分辨率D/A转换器
- 支持两路独立模拟通道的输出
- 基准电压源可选：1.45V/2.4V/Vcap
- R-2R梯型网络
- 内置实时输出功能
- 复位保持功能

6.24 可编程增益放大器 (PGA)

本产品内置可编程增益放大器 (PGA0)，具有如下功能：

- 每路 PGA 的放大增益有 8 种选择：1 倍，2.5 倍，4 倍，8 倍，10 倍，16 倍，32 倍。
- 可选择外部引脚作为 PGA 负端反馈电阻的地（可用作差分模式）
- PGA0 的输出可被选为用于 A/D 转换器的模拟输入或者比较器 0 (CMP0) 正端的模拟输入
- 参考电压可选 $1/2V_{cap}$ 或者内部基准电压 (1.45V/2.4V)
- $PGA_{输出} = 输入 \times 增益 + 参考电压$

6.25 比较器 (CMP)

本产品内置两通道比较器 CMP0 和 CMP1，具有以下功能：

- CMP 的负端可以选择外部引脚输入、内部基准电压或 DAC 输出电压
- CMP0 的正端可以选择外部引脚输入或 PGA0 输出；CMP1 的正端可选择外部引脚输入（4 个）
- 能选择噪声消除数字滤波器的消除宽度
- 能检测比较器输出的有效边沿并且产生中断信号
- 能检测比较器输出的有效边沿并且将事件信号输出到联动控制器
- 与其他功能结合可检测电机初始位置，可控制高速/低速旋转
- 与 Timer4 组合可输出 TIMER WINDOW
- 支持比较器正迟滞，负迟滞，和双边迟滞，迟滞电压可选 20mV，40mV，60mV
- 支持 12bit DAC 作为负端输入源

6.26 两线串行调试端口 (SW-DP)

ARM 的 SW-DP 接口允许通过串行线调试工具连接到单片机。

6.27 安全功能

6.27.1 闪存 CRC 运算功能（高速 CRC、通用 CRC）

通过CRC运算检测闪存的数据错误。

能根据不同的用途和使用条件，分别使用以下2个CRC。

- 高速CRC：在初始化程序中，能停止CPU的运行并且高速检查整个代码闪存区。
- 通用CRC：在CPU运行中，不限于代码闪存区而能用于多用途的检查。

6.27.2 RAM 奇偶校验错误检测功能

在读 RAM 数据时，检测奇偶校验错误。

6.27.3 SFR 保护功能

防止因 CPU 失控而改写重要的 SFR（Special Function Register）。

6.27.4 非法存储器存取检测功能

检测对非法存储器区域（没有存储器的区域或者存取受限的区域）的非法存取。

6.27.5 频率检测功能

能使用 Timer4 单元自检测 CPU 或外围硬件时钟频率。

6.27.6 A/D 测试功能

通过对A/D转换器的正（+）基准电压、负（-）基准电压、模拟输入通道（ANI）、温度传感器输出电压以及内部基准电压进行A/D转换来对A/D转换器进行自检测。

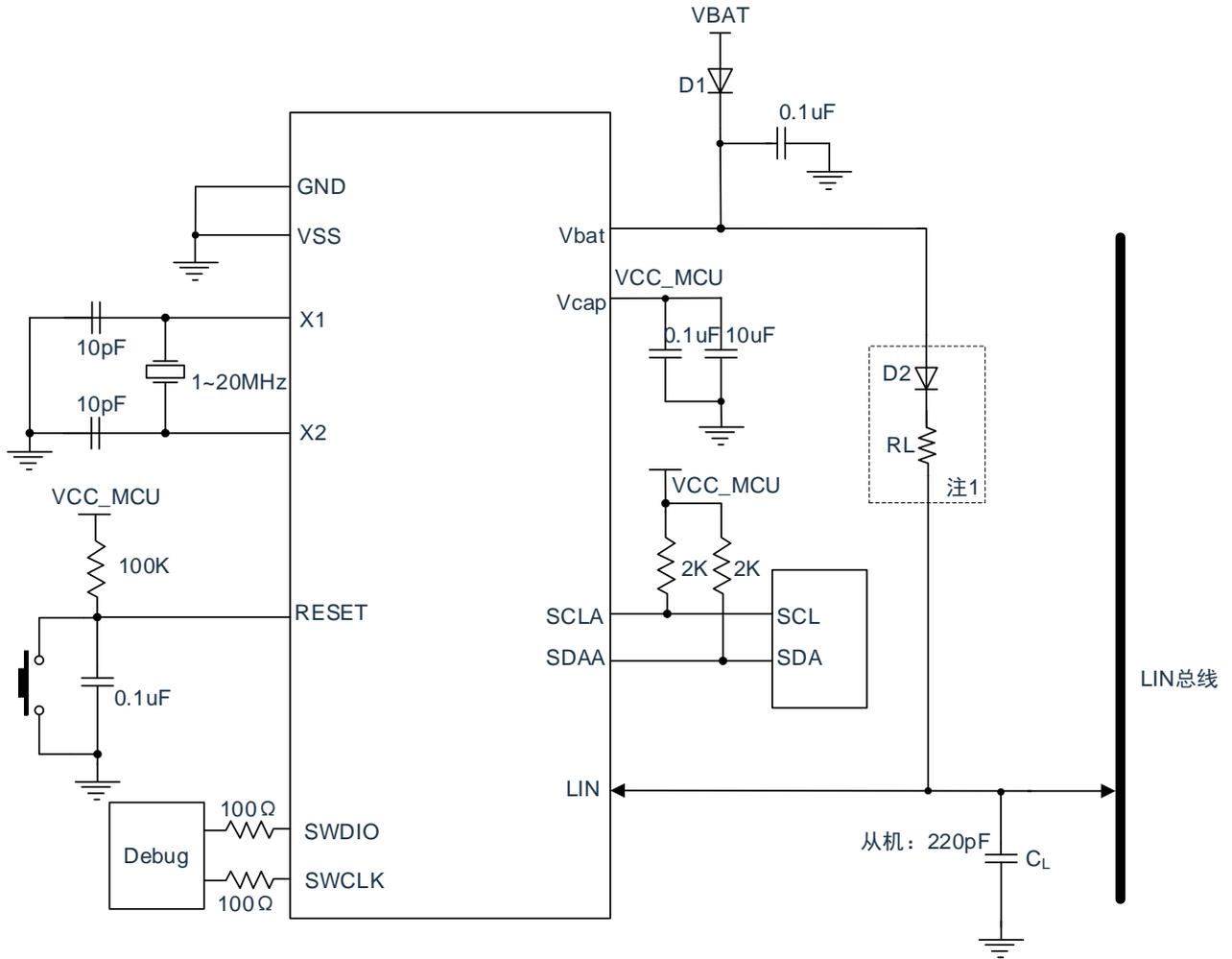
6.27.7 输入/输出端口的数字输出信号电平检测功能

在输入/输出端口为输出模式时，能读引脚的输出电平。

7 电气特性

7.1 典型应用外围电路

MCU 典型应用外围电路的器件连接参考如下：



注 1：做主机节点用时才需接 D2，RL；

注 2：做主节点用时，如需获得较缓的总线波形斜率，推荐使用 660Ω/6.8nF 的 RL/CL 组合。

7.2 绝对最大电压额定值

($T_A = -40 \sim 125^\circ\text{C}$)

项目	符号	条件	额定值	单位
电池电压	Vbat		-0.3~40	V
MCU 电压	Vcap	-	-0.5~6.5	V
输入电压	V _{I1}	P00~P01、P10~P17、P30、P40 P50~P51、P70、P72、P120、P136、P147	-0.3~Vcap+0.3 ^{注1}	V
	V _{I2}	P20~P23、P121~P122、P137、EXCLK RESETB	-0.3~Vcap+0.3 ^{注1}	V
输出电压	V _{O1}	P00~P01、P10~P17、P30、P40 P50~P51、P70~P72、P120、P136、P147	-0.3~Vcap+0.3 ^{注1}	V
	V _{O2}	P20~P23、P137	-0.3~Vcap+0.3 ^{注1}	V
模拟输入电压	V _{AI1}	ANI8~ANI12、ANI14	-0.3~Vcap+0.3 并且 -0.3~AV _{REF} (+) +0.3 ^{注1,2}	V
	V _{AI2}	ANI0~ANI3	-0.3~Vcap+0.3 并且 -0.3~AV _{REF} (+) +0.3 ^{注1,2}	V

注1：不超过6.5V。

注2：A/D转换对象的引脚不能超过AV_{REF}(+) +0.3。

注意：即使是各项目中的 1 个项目瞬间超过绝对最大额定值，也可能降低产品的质量。绝对最大额定值是可能给产品带来物理性损伤的额定值，必须在不超过额定值的状态下使用产品。

备注：

1. 在没有特别指定的情况下，复用引脚的特性和端口引脚的特性相同。
2. AV_{REF}(+)：A/D转换器的正(+)基准电压
3. 将V_{SS}作为基准电压。
4. 规格值由设计保证，量产不测试。

7.3 绝对最大电流额定值

($T_A = -40 \sim 125^\circ\text{C}$)

项目	符号	条件		额定值	单位
高电平 输出电流	I_{OH1}	每个引脚	P00~P01、P10~P17、P30、P40 P50~P51、P70、P72、P120、P136~P137、 P147	-40	mA
		引脚合计 -170mA	P00~P01、P40、P120、P136~P137	-70	mA
	P10~P17、P30~P31、P50~P51、P70、P72 P147		-100	mA	
	I_{OH2}	每个引脚	P20~P23	-3	mA
		引脚合计		-15	mA
低电平 输出电流	I_{OL1}	每个引脚	P00~P01、P10~P17、P30、P40 P50~P51、P70、P72、P120 P136~P137、P147	40	mA
		引脚合计 170mA	P00~P01、P40、P120、P136~P137	100	mA
	P10~P17、P30、P50~P51、P70、P72、P147		120	mA	
	I_{OL2}	每个引脚	P00~P01、P10~P17、P30、P40、P50~P51 P70、P72、P120、P136~P137、P147	15	mA
		引脚合计		45	mA
输入拉电流	I_{INJL}	每个引脚	输入引脚连续直流拉电流	-3	mA
		引脚合计		-15	mA
输入灌电流	I_{INJH}	每个引脚	输入引脚连续直流灌电流	3	mA
		引脚合计		15	mA
工作环境温度	T_A	通常运行时		-40~125	$^\circ\text{C}$
		闪存编程时			
保存温度	T_{stg}	-		-65~150	$^\circ\text{C}$

注意：即使是各项目中的 1 个项目瞬间超过绝对最大额定值，也可能降低产品的质量。绝对最大额定值是可能给产品带来物理性损伤的额定值，必须在不超过额定值的状态下使用产品。

备注：

1. 在没有特别指定的情况下，复用引脚的特性和端口引脚的特性相同。
2. 规格值由设计保证，量产不测试。

7.4 振荡电路特性

7.4.1 X1, XT1 特性

($T_A = -40 \sim 125^\circ\text{C}$ 、 $2.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$ 、 $V_{\text{SS}} = 0\text{V}$)

项目	谐振器	条件	最小值	典型值	最大值	单位
X1 时钟振荡频率 (F_X)	陶瓷谐振器/晶体谐振器	-	1.0	-	20.0	MHz
X1 时钟振荡稳定时间	陶瓷谐振器/晶体谐振器	20MHz, C=10pF	-	15	-	ms
X1 时钟振荡反馈电阻	陶瓷谐振器/晶体谐振器	-	0.6	-	1.8	MΩ

备注:

1. 只表示振荡电路的频率容许范围, 指令执行时间请参照 AC 特性。
2. 请委托谐振器厂商给予安装电路后的评估, 并且在确认振荡特性后使用。

7.4.2 内部振荡器特性

($T_A = -40 \sim 125^\circ\text{C}$ 、 $2.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$ 、 $V_{\text{SS}} = 0\text{V}$)

谐振器	条件	最小值	典型值	最大值	单位
高速内部振荡器的时钟频率 (F_{IH}) ^{注1,2}	-	1.0	-	64.0	MHz
高速内部振荡器稳定时间 (T_{SU})	-	-	12	-	us
高速内部振荡器的时钟频率精度	$T_A = 10 \sim 70^\circ\text{C}$	-1.0	-	+1.0	%
	$T_A = 0 \sim 105^\circ\text{C}$	-1.5	-	+1.5	%
	$T_A = -10 \sim 125^\circ\text{C}$	-2.0	-	+2.0	%
	$T_A = -40 \sim 125^\circ\text{C}$	-3.0	-	+3.0	%
低速内部振荡器的时钟频率 (F_{IL})	-	10	15	22	KHz

注 1: 通过选项字节选择高速内部振荡器的频率。

注 2: 只表示振荡电路的特性, 指令执行时间请参照 AC 特性。

7.5 DC 特性

7.5.1 引脚特性

($T_A = -40 \sim 125^\circ\text{C}$ 、 $2.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$ 、 $V_{\text{SS}} = \text{GND} = 0\text{V}$)

项目	符号	条件	最小值	典型值	最大值	单位	
高电平输出电流 ^{注1}	I _{OH1}	P00~P01、P10~P17 P30~P31、P40、P50~P51 P70、P72~P74、P120 136、P147 单独 1 个引脚	2.0V ≤ V _{cap} ≤ 5.5V -40~85°C	-	-	-12.0 ^{注2}	mA
			2.0V ≤ V _{cap} ≤ 5.5V 85~125°C	-	-	-6.0 ^{注2}	
		P00~P01、P40、P120 P136 引脚合计（占空比 ≤ 70%时 ^{注3} ）	4.0V ≤ V _{cap} ≤ 5.5V -40~85°C	-	-	-60.0	mA
			4.0V ≤ V _{cap} ≤ 5.5V 85~125°C	-	-	-30.0	
			2.4V ≤ V _{cap} < 4.0V	-	-	-12.0	mA
			2.0V ≤ V _{cap} < 2.4V	-	-	-6.0	mA
		P10~P17、P30~P31 P50~P51、P70、P72~P74 P147 引脚合计（占空比 ≤ 70%时 ^{注3} ）	4.0V ≤ V _{cap} ≤ 5.5V -40~85°C	-	-	-80.0	mA
			4.0V ≤ V _{cap} ≤ 5.5V 85~125°C	-	-	-30.0	
	2.4V ≤ V _{cap} < 4.0V		-	-	-20.0	mA	
	2.0V ≤ V _{cap} < 2.4V		-	-	-10.0	mA	
	引脚合计（占空比 ≤ 70%时 ^{注3} ）	4.0V ≤ V _{cap} ≤ 5.5V -40~85°C	-	-	-140.0	mA	
		4.0V ≤ V _{cap} ≤ 5.5V 85~125°C	-	-	-60.0		
		2.4V ≤ V _{cap} < 4.0V	-	-	-30.0		
		2.0V ≤ V _{cap} < 2.4V	-	-	-15.0		
I _{OH2}	P20~P23、P137 单独 1 个引脚	2.0V ≤ V _{cap} ≤ 5.5V	-	-	-2.5 ^{注2}	mA	
	引脚合计（占空比 ≤ 70%时 ^{注3} ）	2.0V ≤ V _{cap} ≤ 5.5V	-	-	-10	mA	

注 1：这是即使电流从 V_{cap} 引脚流到输出引脚也保证器件工作的电流值。

注 2：不能超过合计的电流值。

注 3：这是“占空比 ≤ 70%条件”的输出电流值。改为占空比 > 70% 的输出电流值能用以下的计算式进行计算（将占空比改为 n% 的情况）。

$$\text{引脚合计的输出电流} = (I_{\text{OH}} \times 0.7) / (n \times 0.01)$$

$$\text{< 计算例子 > } I_{\text{OH}} = -10.0\text{mA}, n = 80\%$$

$$\text{引脚合计的输出电流} = (-10.0 \times 0.7) / (80 \times 0.01) \approx -8.7\text{mA}$$

各引脚的电流不会因占空比而变，而且不会流过绝对最大额定值以上的电流。

注意：在 N 沟道漏极开路模式中，P00~P01、P10~P11、P13~P15、P17、P30~P31、P50~P51、P72、P74 不输出高电平。

备注：

1. 在没有特别指定的情况下，复用引脚的特性和端口引脚的特性相同。
2. 低温规格值由设计保证，量产不测低温条件。

(T_A= -40~125°C、2.0V≤V_{cap}≤5.5V、V_{SS}=GND=0V)

项目	符号	条件	最小值	典型值	最大值	单位	
低电平输出电流 ^{注1}		P00~P01、P10~P17 P30~P31、P40 P50~P51、P70 P72~P74、P120 P136、P147 单独 1 个引脚	2.0V≤V _{cap} ≤5.5V -40~85°C	-	-	30 ^{注2}	mA
			2.0V≤V _{cap} ≤5.5V 85~125°C	-	-	15 ^{注2}	
	I _{OL1}	P00~P01、P40、P120 P136 引脚合计（占空比≤70%时 ^{注3} ）	4.0V≤V _{cap} ≤5.5V -40~85°C	-	-	100	mA
			4.0V≤V _{cap} ≤5.5V 85~125°C	-	-	50	
			2.4V≤V _{cap} <4.0V	-	-	30	mA
			2.0V≤V _{cap} <2.4V	-	-	15	mA
		P10~P17、P30~P31 P50~P51、P70 P72~P74、P147 引脚合计（占空比≤70%时 ^{注3} ）	4.0V≤V _{cap} ≤5.5V -40~85°C	-	-	120	mA
			4.0V≤V _{cap} ≤5.5V 85~125°C	-	-	60	
			2.4V≤V _{cap} <4.0V	-	-	40	mA
			2.0V≤V _{cap} <2.4V	-	-	20	mA
	全部引脚合计 （占空比≤70%时 ^{注3} ）	4.0V≤V _{cap} ≤5.5V -40~85°C	-	-	150	mA	
		4.0V≤V _{cap} ≤5.5V 85~125°C	-	-	80		
		2.4V≤V _{cap} <4.0V	-	-	50		
		2.0V≤V _{cap} <2.4V	-	-	30		
I _{OL2}	P20~P23、P137 单独 1 个引脚	2.0V≤V _{cap} ≤5.5V	-	-	6 ^{注2}	mA	
	全部引脚合计 （占空比≤70%时 ^{注3} ）	2.0V≤V _{cap} ≤5.5V	-	-	20	mA	

注 1：这是即使电流从输出引脚流到 EV_{SS}、V_{SS} 引脚也保证器件工作的电流值。

注 2：不能超过合计的电流值。

注 3：这是“占空比≤70%条件”的输出电流值。改为占空比>70%的输出电流值能用以下的计算式进行计算（将占空比改为 n%的情况）。

$$\text{引脚合计的输出电流} = (I_{OL} \times 0.7) / (n \times 0.01)$$

<计算例子> I_{OL}=10.0mA、n=80%

$$\text{引脚合计的输出电流} = (10.0 \times 0.7) / (80 \times 0.01) \approx 8.7\text{mA}$$

各引脚的电流不会因占空比而变，而且不会流过绝对最大额定值以上的电流。

备注：

1. 在没有特别指定的情况下，复用引脚的特性和端口引脚的特性相同。
2. 低温规格值由设计保证，量产不测低温条件。

($T_A = -40 \sim 125^\circ\text{C}$ 、 $2.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$ 、 $V_{\text{SS}} = \text{GND} = 0\text{V}$)

项目	符号	条件	最小值	典型值	最大值	单位	
电池电压	Vbat		5.5		28	V	
MCU 输入电压	Vcap	-	4.9	-	5.1	V	
电源地输入电压	Vss	-	-0.3	-	-	V	
高电平输入电压	V_{IH1}	P00~P01、P10~P17 P30~P31、P40 P50~P51、P70 P72~P74、P120 P136、P147	施密特输入	$0.8V_{\text{cap}}$	-	V_{cap}	V
	V_{IH2}	P00~P01、P10 P14~P17、P30~P31 P50、P72、P74	TTL 输入 $4.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$	2.2	-	V_{cap}	V
			TTL 输入 $3.3\text{V} \leq V_{\text{cap}} < 4.0\text{V}$	2.0	-	V_{cap}	V
			TTL 输入 $2.0\text{V} \leq V_{\text{cap}} < 3.3\text{V}$	1.5	-	V_{cap}	V
	V_{IH3}	P20~P23、P137		$0.7V_{\text{cap}}$	-	V_{cap}	V
V_{IH4}	P121~P122、EXCLK、RESETB		$0.8V_{\text{cap}}$	-	V_{cap}	V	
低电平输入电压	V_{IL1}	P00~P01、P10~P17 P30~P31、P40 P50~P51、P70 P72~P74、P120 P136、P147	施密特输入	0	-	$0.2V_{\text{cap}}$	V
	V_{IL2}	P00~P01、P10 P14~P17、P30~P31 P50、P72、P74	TTL 输入 $4.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$	0	-	0.8	V
			TTL 输入 $3.3\text{V} \leq V_{\text{cap}} < 4.0\text{V}$	0	-	0.5	V
			TTL 输入 $2.0\text{V} \leq V_{\text{cap}} < 3.3\text{V}$	0	-	0.32	V
	V_{IL3}	P20~P23、P137		0	-	$0.3V_{\text{cap}}$	V
V_{IL4}	P121~P122、EXCLK、RESETB		0	-	$0.2V_{\text{cap}}$	V	

注意：即使在 N 沟道漏极开路模式中，P00~P01、P10~P11、P13~P15、P17、P30~P31、P50~P51、P72、P74 的 V_{IH} 最大值也为 V_{cap} 。

备注：

1. 在没有特别指定的情况下，复用引脚的特性和端口引脚的特性相同。
2. 低温规格值由设计保证，量产不测低温条件。

(T_A= -40 ~125°C、2.0V≤V_{cap}≤5.5V、V_{SS}=GND=0V)

项目	符号	条件	最小值	典型值	最大值	单位	
高电平输出电压	V _{OH1}	P00~P01、P10~P17 P30~P31、P40 P50~P51、P70 P72~P74、P120 P136、P147	4.0V≤V _{cap} ≤5.5V I _{OH1} = -12.0mA	V _{cap} -1.5	-	-	V
			4.0V≤V _{cap} ≤5.5V I _{OH1} = -6.0mA	V _{cap} -0.7	-	-	V
			2.4V≤V _{cap} ≤5.5V I _{OH1} = -3.0mA	V _{cap} -0.6	-	-	V
			2.0V≤V _{cap} ≤5.5V I _{OH1} = -2mA	V _{cap} -0.5	-	-	V
	V _{OH2}	P20~P23、P137	4.0V≤V _{cap} ≤5.5V I _{OH2} = -2.5mA	V _{cap} -1.5	-	-	V
			4.0V≤V _{cap} ≤5.5V I _{OH2} = -1.5mA	V _{cap} -0.7	-	-	V
			2.4V≤V _{cap} ≤5.5V I _{OH2} = -0.5mA	V _{cap} -0.6	-	-	V
			2.0V≤V _{cap} ≤5.5V I _{OH2} = -0.4mA	V _{cap} -0.5	-	-	V
低电平输出电压	V _{OL1}	P00~P01、P10~P17 P30~P31、P40 P50~P51、P70 P72~P74、P120 P136、P147	4.0V≤V _{cap} ≤5.5V I _{OL1} =30.0mA	-	-	1.2	V
			4.0V≤V _{cap} ≤5.5V I _{OL1} =15.0mA	-	-	0.7	V
			2.4V≤V _{cap} ≤5.5V I _{OL1} =6.0mA	-	-	0.4	V
			2.0V≤V _{cap} ≤5.5V I _{OL1} =4.0mA	-	-	0.4	V
	V _{OL2}	P20~P23、P137	4.0V≤V _{cap} ≤5.5V I _{OL2} =6.0mA	-	-	1.2	V
			4.0V≤V _{cap} ≤5.5V I _{OL2} =4.0mA	-	-	0.7	V
			2.4V≤V _{cap} ≤5.5V I _{OL2} =1.5mA	-	-	0.4	V
			2.0V≤V _{cap} ≤5.5V I _{OL2} =1.0mA	-	-	0.4	V

注意：在 N 沟道漏极开路模式中，P00~P01、P10~P11、P13~P15、P17、P30~P31、P50~P51、P72、P74 不输出高电平。

备注：

1. 在没有特别指定的情况下，复用引脚的特性和端口引脚的特性相同。
2. 低温规格值由设计保证，量产不测低温条件。

$(T_A = -40 \sim 125^\circ\text{C}, 2.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}, V_{\text{SS}} = \text{GND} = 0\text{V})$

项目	符号	条件	最小值	典型值	最大值	单位	
高电平输入漏电流	I_{LIH1}	P00~P01、P10~P17 P30~P31、P40 P50~P51、P70 P72~P74、P120 P136、P147	$V_i = V_{\text{cap}}$	-	-	1	μA
	I_{LIH2}	P20~P23、P137 RESETB	$V_i = V_{\text{cap}}$	-	-	2	μA
	I_{LIH3}	P121~P122 (X1、X2 EXCLK)	$V_i = V_{\text{cap}}$, 输入端口 和外部时钟输入时	-	-	1	μA
$V_i = V_{\text{cap}}$, 连接谐振 器时			-	-	10	μA	
低电平输入漏电流	I_{LIL1}	P00~P01、P10~P17 P30~P31、P40 P50~P51、P70 P72~P74、P120 P136、P147	$V_i = V_{\text{SS}}$	-	-	-1	μA
	I_{LIL2}	P20~P23、P137 RESETB	$V_i = V_{\text{SS}}$	-	-	-2	μA
	I_{LIL3}	P121~P121 (X1、X2 EXCLK)	$V_i = V_{\text{SS}}$, 输入端口和 外部时钟输入时	-	-	-1	μA
$V_i = V_{\text{SS}}$, 连接谐振 器时			-	-	-10	μA	
内部上拉电阻	R_U	P00~P01、P10~P17 P30~P31、P40 P50~P51、P70 P72~P74、P120 P136~P137、P147	$V_i = V_{\text{SS}}$, 输入端口时	10	30	100	$\text{K}\Omega$

备注:

1. 在没有特别指定的情况下, 复用引脚的特性和端口引脚的特性相同。
2. 低温规格值由设计保证, 量产不测低温条件。

7.5.2 电源电流特性

($T_A = -40 \sim 125^\circ\text{C}$ 、 $2.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$ 、 $V_{\text{SS}} = \text{GND} = 0\text{V}$)

项目	符号	条件		最小值	典型值	最大值	单位		
MCU电流 ^{注1}	I _{DD1}	运行模式	高速内部振荡器	F _{HOCO} =64MHz、F _{IH} =64MHz ^{注3}	-	5.0	13.5	mA	
				F _{HOCO} =48MHz、F _{IH} =48MHz ^{注3}	-	4.5	11.0		
				F _{HOCO} =32MHz、F _{IH} =32MHz ^{注3}	-	4.0	8.5		
		高速主系统时钟	F _{MX} =20MHz ^{注2}	输入方波	-	3.5	7.0	mA	
				连接晶振	-	3.5	7.0		
	低速内部振荡器	F _{IL} =15KHz ^{注4}	-	65	130	uA			
	I _{DD2}	睡眠模式	高速内部振荡器	高速内部振荡器	F _{HOCO} =64MHz、F _{IH} =64MHz ^{注3}	-	1.8	10.0	mA
					F _{HOCO} =48MHz、F _{IH} =48MHz ^{注3}	-	1.6	7.5	
					F _{HOCO} =32MHz、F _{IH} =32MHz ^{注3}	-	1.2	5.0	
			高速主系统时钟	F _{MX} =20MHz ^{注2}	输入方波	-	1.0	4.5	mA
					连接晶振	-	1.0	4.5	
	低速内部振荡器	F _{IL} =15KHz ^{注4}	-	6	35	uA			
	I _{DD3}	深睡眠模式 ^{注6}	T _A = -40°C~25°C V _{cap} =5.0V		-	1.5	3	uA	
			T _A = -40°C~85°C V _{cap} =5.0V		-	1.5	10		
			T _A = -40°C~105°C V _{cap} =5.0V		-	1.5	15		
T _A = -40°C~125°C V _{cap} =5.0V			-	1.5	50				

注 1：这是流过 V_{cap} 的电流，包含输入引脚固定为 V_{cap} 或者 V_{SS}、EV_{SS} 状态的输入漏电流。典型值：CPU 处于乘法运算指令执行 (I_{DD1})，且不包含外围工作电流。最大值：CPU 处于乘法运算指令执行 (I_{DD1})，且包含外围工作电流，但不包含流到 A/D 转换器、LVD 电路、I/O 端口以及内部上拉或者下拉电阻的电流，也不包含改写数据闪存时的电流。

注 2：这是高速内部振荡器和低速内部振荡器时钟停止振荡的情况。

注 3：这是高速主系统时钟和低速内部振荡器时钟停止振荡的情况。

注 4：这是高速内部振荡器和高速主系统时钟停止振荡的情况。

注 5：这是高速内部振荡器和高速主系统时钟停止振荡的情况。

注 6：有关深度睡眠模式中低速内部振荡器时钟运行时的电流值，请参照睡眠模式中低速内部振荡器时钟运行时的电流值。

备注：

1. F_{HOCO}：高速内部振荡器的时钟频率，F_{IH}：高速内部振荡器提供的系统时钟频率。
2. F_{MX}：外部主系统时钟频率 (X1/X2 时钟振荡频率)。
3. F_{IL}：低速内部振荡器的时钟频率。
4. 典型值的温度条件是 T_A=25°C。

(T_A= -40~125°C、V_{bat} = 12V、V_{SS}=GND=0V)

项目	符号	条件		最小值	典型值	最大值	单位	
Vbat引脚电流	I _{bat1}	运行模式 ^{注1}	高速内部振荡器	F _{HOCO} =64MHz、F _{IH} =64MHz	-	7.5	17.5	mA
				F _{HOCO} =48MHz、F _{IH} =48MHz	-	7	15	
				F _{HOCO} =32MHz、F _{IH} =32MHz	-	6.5	12.5	
		高速主系统时钟	F _{MX} =20MHz	输入方波	-	6	11	mA
				连接晶振	-	6	11	
	低速内部振荡器	F _{IL} =15KHz			2.56	4.1	mA	
	I _{bat2}	睡眠模式 ^{注2}	高速内部振荡器	F _{HOCO} =64MHz、F _{IH} =64MHz	-	1.9	10.2	mA
				F _{HOCO} =48MHz、F _{IH} =48MHz	-	1.7	7.7	
				F _{HOCO} =32MHz、F _{IH} =32MHz	-	1.3	5.2	
		高速主系统时钟	F _{MX} =20MHz	输入方波	-	1.1	4.7	mA
				连接晶振	-	1.1	4.7	
	低速内部振荡器	F _{IL} =15KHz			-	48	79	uA
	I _{bat3}	深睡眠模式 ^{注3}	T _A = -40°C~25°C		-	42	48	uA
			T _A = -40°C~85°C		-	55	67	
			T _A = -40°C~105°C		-	68	89	
			T _A = -40°C~125°C		-	85	110	
I _{bat4}	停止模式 ^{注4}	T _A = -40°C~125°C		-	10	55	uA	

注 1: 运行模式, MCU 处于运行状态, LIN 收发器正常工作, LDO 输出 5V, 最大驱动电流 70mA。

注 2: 睡眠模式, 停止 CPU 运行时钟, 外设可根据设定工作, LIN 收发器处于待机状态, LDO 持续输出 5V, 驱动能力为 70 mA, 可通过外部中断唤醒系统。

注 3: 深睡眠模式, 高速系统时钟及整个系统停止, LIN 收发器处于待机状态, LDO 持续输出 5V, 驱动电流为 70 mA, 可通过外部中断唤醒系统。

注 4: 停止模式 LDO 停止输出 5V, MCU 处于下电状态, LIN 收发器为休眠状态, 可以通过 LIN 总线远程唤醒系统。

($T_A = -40 \sim 125^\circ\text{C}$ 、 $2.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$ 、 $V_{\text{SS}} = \text{GND} = 0\text{V}$)

参数	符号	条件	最小值	典型值	最大值	单位	
低速内部振荡器工作电流	$I_{\text{FIL}}^{\text{注}1,8}$	-	-	0.2	-	uA	
看门狗定时器工作电流	$I_{\text{WDT}}^{\text{注}1,2,3,8}$	$F_{\text{IL}} = 15\text{KHz}$	-	0.22	-	uA	
A/D转换器工作电流	$I_{\text{ADC}}^{\text{注}1,4}$	ADC HS 模式@64MHz	-	2.2	-	mA	
		ADC HS 模式@4MHz	-	1.3	-	mA	
		ADC LC 模式@24MHz	-	1.1	-	mA	
		ADC LC 模式@4MHz	-	0.8	-	mA	
D/A转换器工作电流	$I_{\text{DAC}}^{\text{注}1,6}$	每个通道	-	1.4	-	mA	
PGA工作电流		每个通道	-	900	1400	uA	
比较器工作电流	$I_{\text{CMP}}^{\text{注}1,7}$	每个通道	不使用内部基准电压	-	60	100	uA
			使用内部基准电压	-	80	160	uA
LVD工作电流	$I_{\text{LVD}}^{\text{注}1,5,8}$	-	-	0.08		uA	

注 1：这是流过 V_{cap} 的电流。

注 2：这是高速内部振荡器和高速系统时钟停止振荡的情况。

注 3：这是只流到看门狗定时器的电流（包含低速内部振荡器的工作电流）。在看门狗定时器运行的情况下，微控制器的电流值为 I_{DD1} 或者 I_{DD2} 或者 I_{DD3} 加上 I_{WDT} 的值。

注 4：这是只流到 A/D 转换器的电流。在运行模式或者睡眠模式中 A/D 转换器运行的情况下，微控制器的电流值为 I_{DD1} 或者 I_{DD2} 加上 I_{ADC} 的值。

注 5：这是只流到 LVD 电路的电流。在 LVD 电路运行的情况下，微控制器的电流值为 I_{DD1} 或者 I_{DD2} 或者 I_{DD3} 加上 I_{LVD} 的值。

注 6：这是只流到 D/A 转换器的电流。在运行模式或者睡眠模式中 D/A 转换器运行的情况下，微控制器的电流值为 I_{DD1} 或者 I_{DD2} 加上 I_{DAC} 的值。

注 7：这是只流到比较器电路的电流。在比较器电路运行的情况下，微控制器的电流值为 I_{DD1} 或者 I_{DD2} 或者 I_{DD3} 加上 I_{CMP} 的值。

注 8：低温规格值由设计保证，量产不测低温条件。

备注：

1. F_{IL} ：低速内部振荡器的时钟频率
2. 典型值的温度条件是 $T_A = 25^\circ\text{C}$ 。

7.6 AC 特性

($T_A = -40 \sim 125^\circ\text{C}$ 、 $2.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$ 、 $V_{\text{SS}} = \text{GND} = 0\text{V}$)

项目	符号	条件		最小值	典型值	最大值	单位
指令周期 (最短指令执行时间)	T_{CY}	主系统时钟 (F_{MAIN}) 运行	$2.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$	0.02084	-	1	us
外部系统时钟 频率	F_{EX}	$2.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$		1.0	-	20.0	MHz
	F_{EXS}	$2.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$		32.0	-	35.0	KHz
外部系统时钟 输入的高低电 平宽度	T_{EXH} 、 T_{EXL}	$2.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$		24	-	-	ns
	T_{EXHS} 、 T_{EXLS}	$2.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$		13.7	-	-	us
TI00 ~ TI03、输入的 高低电平宽度	T_{TIH} 、 T_{TIL}	$2.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$		$1/F_{\text{MCK}} + 10$	-	-	ns
定时器 TimerA 的输 入周期	T_{C}	TAIO	$2.4\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$	100	-	-	ns
			$2.0\text{V} \leq V_{\text{cap}} < 2.4\text{V}$	300	-	-	ns
定时器 TimerA 输入 的高低电平宽 度	T_{TAIH} 、 T_{TAIL}	TAIO	$2.4\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$	40	-	-	ns
			$2.0\text{V} \leq V_{\text{cap}} < 2.4\text{V}$	120	-	-	ns

备注:

1. F_{MCK} : Timer4 单元的运行时钟频率。
2. 低温规格值由设计保证, 量产不测低温条件。

($T_A = -40 \sim 125^\circ\text{C}$ 、 $2.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$ 、 $V_{\text{SS}} = \text{GND} = 0\text{V}$)

项目	符号	条件	最小值	典型值	最大值	单位	
定时器 M 输入的高低电平宽度	T_{TMH} 、 T_{TMIL}	TMIOA0、TMIOA1、TMIOB0、TMIOB1、TMIOC0、TMIOC1、TMIOD0、TMIOD1	$3/F_{\text{CLK}}$	-	-	ns	
定时器 M 强制截止信号输入的低电平宽度	T_{TMSIL}	P136/INTP0	$2\text{MHz} < F_{\text{CLK}} \leq 48\text{MHz}$	1	-	-	us
			$F_{\text{CLK}} \leq 2\text{MHz}$	$1/F_{\text{CLK}} + 1$	-	-	us
定时器 B 输入的高低电平宽度	T_{TBIH} 、 T_{TBIL}	TBIOA、TBIOB	$2.5/F_{\text{CLK}}$	-	-	ns	
TO00 ~ TO03、TAIO0、TAO0、TMIOA0、TMIOA1、TMIOB0、TMIOB1、TMIOC0、TMIOC1、TMIOD0、TMIOD1、TBIOA、TBIOB 的输出频率	F_{TO}	$4.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$	-	-	16	MHz	
		$2.4\text{V} \leq V_{\text{cap}} < 4.0\text{V}$	-	-	8	MHz	
		$2.0\text{V} \leq V_{\text{cap}} < 2.4\text{V}$	-	-	4	MHz	
CLKBUZ0、CLKBUZ1 的输出频率	F_{PCL}	$4.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$	-	-	16	MHz	
		$2.4\text{V} \leq V_{\text{cap}} < 4.0\text{V}$	-	-	8	MHz	
		$2.0\text{V} \leq V_{\text{cap}} < 2.4\text{V}$	-	-	4	MHz	
中断输入的高低电平宽度	T_{INTH} 、 T_{INTL}	INTP0~INTP11	$2.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$	1	-	-	us
RESETB 的低电平宽度	T_{RSL}	-	10	-	-	us	

备注：低温规格值由设计保证，量产不测低温条件。

7.7 外围功能特性

7.7.1 通用接口单元

(1) UART 模式

($T_A = -40 \sim 85^\circ\text{C}$ 、 $2.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$ 、 $V_{\text{SS}} = \text{GND} = 0\text{V}$)

项目	条件		规格值		单位
			最小值	最大值	
传送速率	$2.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$	-	-	$F_{\text{MCK}}/6$	bps
		最大传送速率的理论值 $F_{\text{MCK}} = F_{\text{CLK}}$	-	8	Mbps

($T_A = +85 \sim 125^\circ\text{C}$ 、 $2.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$ 、 $V_{\text{SS}} = \text{GND} = 0\text{V}$)

项目	条件		规格值		单位
			最小值	最大值	
传送速率	$2.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$	-	-	$F_{\text{MCK}}/12$	bps
		最大传送速率的理论值 $F_{\text{MCK}} = F_{\text{CLK}}$	-	4	Mbps

备注：由设计保证，量产不测试。

(2) 三线 SPI 模式（主控模式，内部时钟输出）

 $(T_A = -40 \sim 125^\circ\text{C}, 2.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}, V_{\text{SS}} = \text{GND} = 0\text{V})$

项目	符号	条件	-40~85°C		85~125°C		单位	
			最小值	最大值	最小值	最大值		
SCLKp 周期时间	T_{KCY1}	$T_{\text{KCY1}} \geq 2 / F_{\text{CLK}}$	$4.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$	41.67	-	83.33	-	ns
			$2.7\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$	83.33	-	166.67	-	ns
			$2.4\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$	125	-	250	-	ns
			$2.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$	250	-	500	-	ns
SCLKp 高/低电平宽度	$T_{\text{KH1}}, T_{\text{KL1}}$	$4.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$	$T_{\text{KCY1}}/2-7$	-	$T_{\text{KCY1}}/2-14$	-	ns	
		$2.7\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$	$T_{\text{KCY1}}/2-10$	-	$T_{\text{KCY1}}/2-20$	-	ns	
		$2.4\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$	$T_{\text{KCY1}}/2-18$	-	$T_{\text{KCY1}}/2-36$	-	ns	
		$2.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$	$T_{\text{KCY1}}/2-38$	-	$T_{\text{KCY1}}/2-76$	-	ns	
SDIp 准备时间 (对 SCLKp↑)	T_{SIK1}	$4.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$	23	-	46	-	ns	
		$2.7\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$	33	-	66	-	ns	
		$2.4\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$	44	-	88	-	ns	
		$2.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$	75	-	113	-	ns	
SDIp 保持时间 (对 SCLKp↑)	T_{KSI1}	$2.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$	10	-	20	-	ns	
SCLKp↓→SDOp 输出延迟时间	T_{KSO1}	$2.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$ $C=20\text{pF}$ ^{注1}	-	10	-	20	ns	

注 1: C 是 SCLKp、SDOp 输出线的负载电容。

注意: 通过端口输入模式寄存器和端口输出模式寄存器, 将 SDIp 引脚选择为通常的输入缓冲器并且将 SDOp 引脚和 SCLKp 引脚选择为通常的输出模式。

备注: 由设计保证, 量产不测试。

(3) 三线 SPI 模式（从属模式，外部时钟输入）

 $(T_A = -40 \sim 125^\circ\text{C}, 2.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}, V_{\text{SS}} = \text{GND} = 0\text{V})$

项目	符号	条件		-40~85°C		85~125°C		单位
				最小值	最大值	最小值	最大值	
SCLKp 周期时间	$T_{\text{KCY}2}$	$4.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$	$20\text{MHz} < F_{\text{MCK}}$	$8/F_{\text{MCK}}$	-	$16/F_{\text{MCK}}$	-	ns
			$F_{\text{MCK}} \leq 20\text{MHz}$	$6/F_{\text{MCK}}$	-	$12/F_{\text{MCK}}$	-	ns
		$2.7\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$	$16\text{MHz} < F_{\text{MCK}}$	$8/F_{\text{MCK}}$	-	$16/F_{\text{MCK}}$	-	ns
			$F_{\text{MCK}} \leq 16\text{MHz}$	$6/F_{\text{MCK}}$	-	$12/F_{\text{MCK}}$	-	ns
		$2.4\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$	$6/F_{\text{MCK}}$ 且 ≥ 500	-	$12/F_{\text{MCK}}$ 且 ≥ 1000	-	ns	
$2.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$	$6/F_{\text{MCK}}$ 且 ≥ 750	-	$12/F_{\text{MCK}}$ 且 ≥ 1500	-	ns			
SCLKp 高/低电 平宽度	$T_{\text{KH}2}$ $T_{\text{KL}2}$	$4.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$	$T_{\text{KCY}1}/2-7$	-	$T_{\text{KCY}1}/2-14$	-	ns	
		$2.7\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$	$T_{\text{KCY}1}/2-8$	-	$T_{\text{KCY}1}/2-16$	-	ns	
		$2.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$	$T_{\text{KCY}1}/2-18$	-	$T_{\text{KCY}1}/2-36$	-	ns	
SDIp 准 备时间 (对 SCLKp↑)	$T_{\text{SIK}2}$	$2.7\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$	$1/F_{\text{MCK}}+20$	-	$1/F_{\text{MCK}}+40$	-	ns	
		$2.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$	$1/F_{\text{MCK}}+30$	-	$1/F_{\text{MCK}}+60$	-	ns	
SDIp 保 持时间 (对 SCLKp↑)	$T_{\text{KSI}2}$	$2.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$	$1/F_{\text{MCK}}+31$	-	$1/F_{\text{MCK}}+62$	-	ns	
SCLKp↓ →SDOp 输出延迟 时间	$T_{\text{KSO}2}$	$2.7\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$ $C=30\text{pF}$ ^{注1}	-	$2/F_{\text{MCK}}+4$ 4	-	$2/F_{\text{MCK}}+6$ 6	ns	
		$2.4\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$ $C=30\text{pF}$ ^{注1}	-	$2/F_{\text{MCK}}+7$ 5	-	$2/F_{\text{MCK}}+1$ 13	ns	
		$2.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$ $C=30\text{pF}$ ^{注1}	-	$2/F_{\text{MCK}}+1$ 00	-	$2/F_{\text{MCK}}+1$ 50	ns	

注 1: C 是 SCLKp、SDOp 输出线的负载电容。

注意: 通过端口输入模式寄存器和端口输出模式寄存器, 将 SDIp 引脚和 SCLKp 引脚选择为通常的输入缓冲器并且将 SDOp 引脚选择为通常的输出模式。

备注: 由设计保证, 量产不测试。

(4) 四线 SPI 模式（从属模式，外部时钟输入）

 ($T_A = -40 \sim 125^\circ\text{C}$ 、 $2.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$ 、 $V_{\text{SS}} = \text{GND} = 0\text{V}$)

项目	符号	条件		-40~85°C		85~125°C		单位
				最小值	最大值	最小值	最大值	
SSI00 建立时间	T_{SSIK}	DAPmn=0	$2.7\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$	120	-	240	-	ns
			$2.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$	200	-	400	-	ns
		DAPmn=1	$2.7\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$	$1/F_{\text{MCK}}+120$	-	$1/F_{\text{MCK}}+240$	-	ns
			$2.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$	$1/F_{\text{MCK}}+200$	-	$1/F_{\text{MCK}}+400$	-	ns
SSI00 保持时间	T_{KSSI}	DAPmn=0	$2.7\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$	$1/F_{\text{MCK}}+120$	-	$1/F_{\text{MCK}}+240$	-	ns
			$2.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$	$1/F_{\text{MCK}}+200$	-	$1/F_{\text{MCK}}+400$	-	ns
		DAPmn=1	$2.7\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$	120	-	240	-	ns
			$2.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$	200	-	400	-	ns

注意：通过端口输入模式寄存器和端口输出模式寄存器，将 SDIp 引脚和 SCLKp 引脚选择为通常的输入缓冲器并且将 SDOp 引脚选择为通常的输出模式。

备注：由设计保证，量产不测试。

(5) 简易 IIC 模式

 $(T_A = -40 \sim 125^\circ\text{C}, 2.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}, V_{\text{SS}} = \text{GND} = 0\text{V})$

项目	符号	条件	-40~85°C		85~125°C		单位
			最小值	最大值	最小值	最大值	
SCLr 时钟频率	F _{SCL}	2.7V ≤ V _{cap} ≤ 5.5V C _b = 50 pF, R _b = 2.7 KΩ	-	1000 ^{注1}	-	400 ^{注1}	KHz
		2.0V ≤ V _{cap} ≤ 5.5V C _b = 100 pF, R _b = 3KΩ	-	400 ^{注1}	-	100 ^{注1}	KHz
		2.0V ≤ V _{cap} ≤ 2.7V C _b = 100 pF, R _b = 5 KΩ	-	300 ^{注1}	-	75 ^{注1}	KHz
当 SCLr 为低时保持时间	T _{LOW}	2.7V ≤ V _{cap} ≤ 5.5V C _b = 50 pF, R _b = 2.7 KΩ	475	-	1200	-	ns
		2.0V ≤ V _{cap} ≤ 5.5V C _b = 100 pF, R _b = 3 KΩ	1150	-	4600	-	ns
		2.0V ≤ V _{cap} ≤ 2.7V C _b = 100 pF, R _b = 5 KΩ	1550	-	6500	-	ns
当 SCLr 为高时保持时间	T _{HIGH}	2.7V ≤ V _{cap} ≤ 5.5V C _b = 50 pF, R _b = 2.7KΩ	475	-	1200	-	ns
		2.0V ≤ V _{cap} ≤ 5.5V C _b = 100 pF, R _b = 3 KΩ	1150	-	4600	-	ns
		2.0V ≤ V _{cap} ≤ 2.7V C _b = 100 pF, R _b = 5 KΩ	1550	-	6500	-	ns
数据建立时间 (接收)	T _{SU: DAT}	2.7V ≤ V _{cap} ≤ 5.5V C _b = 50 pF, R _b = 2.7 KΩ	1/F _{MCK} +85 ^{注2}	-	1/F _{MCK} +220 ^{注2}	-	ns
		2.0V ≤ V _{cap} ≤ 5.5V C _b = 100 pF, R _b = 3 KΩ	1/F _{MCK} +145 ^{注2}	-	1/F _{MCK} +580 ^{注2}	-	ns
		2.0V ≤ V _{cap} ≤ 2.7V C _b = 100 pF, R _b = 5 KΩ	1/F _{MCK} +230 ^{注2}	-	1/F _{MCK} +1200 ^{注2}	-	ns
数据保持时间 (发送)	T _{HD: DAT}	2.7V ≤ V _{cap} ≤ 5.5V C _b = 50 pF, R _b = 2.7KΩ	-	305	-	770	ns
		2.0V ≤ V _{cap} ≤ 5.5V C _b = 100 pF, R _b = 3KΩ	-	355	-	1420	ns
		2.0V ≤ V _{cap} ≤ 2.7V C _b = 100 pF, R _b = 5KΩ	-	405	-	2070	ns

 注 1: 必须至少设定为 F_{MCK}/4。

 注 2: F_{MCK} 的设定值不能超过 SCLr="L" 和 SCLr="H" 的保持时间。

备注: 由设计保证, 量产不测试。

7.7.2 串行接口 IICA

1) I²C 标准模式

($T_A = -40 \sim 125^\circ\text{C}$ 、 $2.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$ 、 $V_{\text{SS}} = \text{GND} = 0\text{V}$)

项目	符号	条件	规格值		单位
			最小值	最大值	
SCLA0 时钟频率	F _{SCL}	标准模式: $F_{\text{CLK}} \geq 1\text{MHz}$	-	100	KHz
启动条件的建立时间	T _{SU: STA}	-	4.7	-	us
启动条件的保持时间 ^{注1}	T _{HD: STA}	-	4.0	-	us
当 SCLA0 为低时 保持时间	T _{LOW}	-	4.7	-	us
当 SCLA0 为高时 保持时间	T _{HIGH}	-	4.0	-	us
数据建立时间 (接收)	T _{SU: DAT}	-	250	-	ns
数据保持时间 (发送) ^{注2}	T _{HD: DAT}	-	0	3.45	us
停止条件的建立时间	T _{SU: STO}	-	4.0	-	us
总线空闲时间	T _{BUF}	-	4.7	-	us

注 1: 在产生开始条件或重新开始条件后生成第一个时钟脉冲。

注 2: 在正常传送期间需要保证 T_{HD: DAT} 的最大值, 在进行应答 (ACK) 时需要等待。

注意: 各模式的 C_b (通信线电容) 的最大值和此时的 R_b (通信线的上拉电阻值) 的值如下:

标准模式: C_b=400pF、R_b=2.7KΩ

备注: 由设计保证, 量产不测试。

2) I²C 快速模式

($T_A = -40 \sim 125^\circ\text{C}$ 、 $2.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$ 、 $V_{\text{SS}} = \text{GND} = 0\text{V}$)

项目	符号	条件	规格值		单位
			最小值	最大值	
SCLA0 时钟频率	F _{SCL}	快速模式: $F_{\text{CLK}} \geq 3.5\text{MHz}$		400	KHz
启动条件的建立时间	T _{SU: STA}	-	0.6	-	us
启动条件的保持时间 ^{注1}	T _{HD: STA}	-	0.6	-	us
当 SCLA0 为低时 保持时间	T _{LOW}	-	1.3	-	us
当 SCLA0 为高时 保持时间	T _{HIGH}	-	0.6	-	us
数据建立时间 (接收)	T _{SU: DAT}	-	100	-	ns
数据保持时间 (发送) ^{注2}	T _{HD: DAT}	-	0	0.9	us
停止条件的建立时间	T _{SU: STO}	-	0.6	-	us
总线空闲时间	T _{BUF}	-	1.3	-	us

注 1: 在产生开始条件或重新开始条件后生成第一个时钟脉冲。

注 2: 在正常传送期间需要保证 T_{HD: DAT} 的最大值, 在进行应答 (ACK) 时需要等待。

注意: 各模式的 C_b (通信线电容) 的最大值和此时的 R_b (通信线的上拉电阻值) 的值如下:

快速模式: C_b=320pF、R_b=1.1KΩ

备注: 由设计保证, 量产不测试。

3) I²C 增强型快速模式

 (T_A= -40~125°C、2.0V≤V_{cap}≤5.5V、V_{SS}=GND=0V)

项目	符号	条件	规格值		单位
			最小值	最大值	
SCLA0 时钟频率	F _{SCL}	增强型快速模式: F _{CLK} ≥10MHZ	-	1000	KHz
启动条件的建立时间	T _{SU: STA}	-	0.26	-	us
启动条件的保持时间 ^{注1}	T _{HD: STA}	-	0.26	-	us
当 SCLA0 为低时 保持时间	T _{LOW}	-	0.5	-	us
当 SCLA0 为高时 保持时间	T _{HIGH}	-	0.26	-	us
数据建立时间 (接收)	T _{SU: DAT}	-	50	-	ns
数据保持时间 (发送) ^{注2}	T _{HD: DAT}	-	0	0.45	us
停止条件的建立时间	T _{SU: STO}	-	0.26	-	us
总线空闲时间	T _{BUF}	-	0.5	-	us

注 1: 在产生开始条件或重新开始条件后生成第一个时钟脉冲。

注 2: 在正常传送期间需要保证 T_{HD: DAT} 的最大值, 在进行应答 (ACK) 时需要等待。

注意: 各模式的 C_b (通信线电容) 的最大值和此时的 R_b (通信线的上拉电阻值) 的值如下:

增强型快速模式: C_b=120pF、R_b=1.1KΩ

备注: 由设计保证, 量产不测试。

7.8 模拟特性

7.8.1 A/D 转换器特性

A/D 转换器特性的区分

输入通道	基准电压	基准电压(+)=AV _{REFP} 基准电压(-)=AV _{REFM}	基准电压(+)=V _{cap} 基准电压(-)=V _{SS}
ANI0~ANI3, ANI8~ANI12, ANI14		参照 7.8.1 (1)	参照 7.8.1 (2)
内部基准电压, 温度传感器的输出电压			

(1) 选择基准电压(+)=AV_{REFP}/ANI0、基准电压(-)=AV_{REFM}/ANI1的情况

(T_A= -40~125°C、2.0V≤AV_{REFP}≤V_{cap}=V_{cap}≤5.5V、V_{SS}=0V、基准电压(+)=AV_{REFP}、

基准电压(-)=AV_{REFM}=0V)

项目	符号	条件	最小值	典型值	最大值	单位
分辨率	RES	-	-	12	-	bit
综合误差 ^{注1}	ET	12位分辨率 2.0V ≤ AV _{REFP} ≤ 5.5V	-	3	-	LSB
零刻度误差 ^{注1}	E _{ZS}	12位分辨率 2.0V ≤ AV _{REFP} ≤ 5.5V	-	0	-	LSB
满刻度误差 ^{注1}	E _{FS}	12位分辨率 2.0V ≤ AV _{REFP} ≤ 5.5V	-	0	-	LSB
积分线性误差 ^{注1}	EL	12位分辨率 2.0V ≤ AV _{REFP} ≤ 5.5V	-1	-	1	LSB
微分线性误差 ^{注1}	ED	12位分辨率 2.0V ≤ AV _{REFP} ≤ 5.5V	-1.5	-	1.5	LSB
转换时间 ^{注3}	T _{CONV}	12位分辨率 转换对象: ANI0~ANI3、 ANI8~ANI12、ANI14 2.0V ≤ V _{cap} ≤ 5.5V	45	-	-	1/F _{ADC}
		12位分辨率 转换对象: 内部基准电 压、温度传感器的输出电 压、PGA 输出电压 2.0V ≤ V _{cap} ≤ 5.5V	72	-	-	1/F _{ADC}
外部输入电阻	R _{AIN}	R _{AIN} < (T _S / (F _{ADC} × C _{ADC} × ln(2 ¹²⁺²)) - R _{ADC})	-	10 ^{注4}	-	KΩ
采样开关电阻	R _{ADC}	-	-	-	1.5	KΩ
采样保持电容	C _{ADC}	-	-	2	-	pF
模拟输入电压	V _{AIN}	ANI0~ANI3、ANI8~ANI12、ANI14	0	-	AV _{REF}	V
		内部基准电压 (2.0V≤V _{cap} ≤5.5V)	V _{BGR} ^{注2}		V	
		温度传感器的输出电压 (2.0V≤V _{cap} ≤5.5V)	V _{TMPS25} ^{注2}		V	

注1: 不包含量化误差 (±1/2 LSB)。

注2: 请参照“7.8.2温度传感器/内部基准电压的特性”。

注3: F_{ADC}为AD的动作频率, 最大动作频率为48MHz。

注4: 由设计保证, 量产不测试。典型值为默认采样周期T_S=13.5, 转换速度为F_{ADC}=48MHz条件下的计算值。

(2) 选择基准电压(+)=Vcap、基准电压(-)=Vss的情况

(TA= -40~125°C、2.0V≤Vcap≤5.5V、VSS=GND=0V、基准电压(+)=Vcap、基准电压(-)=Vss)

项目	符号	条件		最小值	典型值	最大值	单位
分辨率	RES	-		-	12	-	bit
综合误差 ^{注1}	ET	12位分辨率	2.0V ≤ AV _{REFP} ≤ 5.5V	-	6	-	LSB
零刻度误差 ^{注1}	E _{ZS}	12位分辨率	2.0V ≤ AV _{REFP} ≤ 5.5V	-	0	-	LSB
满刻度误差 ^{注1}	E _{FS}	12位分辨率	2.0V ≤ AV _{REFP} ≤ 5.5V	-	0	-	LSB
积分线性误差 ^{注1}	EL	12位分辨率	2.0V ≤ AV _{REFP} ≤ 5.5V	-2	-	2	LSB
微分线性误差 ^{注1}	ED	12位分辨率	2.0V ≤ AV _{REFP} ≤ 5.5V	-3	-	3	LSB
转换时间 ^{注3}	T _{CONV}	12位分辨率 转换对象: ANI0~ANI3、 ANI8~ANI12、ANI14	2.0V ≤ Vcap ≤ 5.5V	45	-	-	1/F _{ADC}
		12位分辨率 转换对象: 内部基准电压、 温度传感器的输出电压、 PGA输出电压	2.0V ≤ Vcap ≤ 5.5V	72	-	-	1/F _{ADC}
外部输入电阻	R _{AIN}	R _{AIN} < (T _S / (F _{ADC} × C _{ADC} × ln(2 ¹²⁺²)) - R _{ADC})		-	10 ^{注4}	-	KΩ
采样开关电阻	R _{ADC}	-		-	-	1.5	KΩ
采样保持电容	C _{ADC}	-		-	2	-	pF
模拟输入电压	V _{AIN}	ANI0~ANI3、ANI8~ANI12、ANI14		0	-	Vcap	V
		内部基准电压 (2.0V ≤ Vcap ≤ 5.5V)		V _{BGR} ^{注2}			V
		温度传感器的输出电压 (2.0V ≤ Vcap ≤ 5.5V)		V _{TMPS25} ^{注2}			V

注1: 不包含量化误差 (±1/2 LSB)。

注2: 请参照“6.8.2 温度传感器/内部基准电压的特性”。

 注3: F_{ADC}为AD的动作频率, 最大动作频率为48MHz。

 注4: 由设计保证, 量产不测试。典型值为默认采样周期T_S=13.5, 转换速度为F_{ADC}=48MHz条件下的计算值。

7.8.2 温度传感器/内部基准电压的特性

($T_A = -40 \sim 125^\circ\text{C}$ 、 $2.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$ 、 $V_{\text{SS}} = \text{GND} = 0\text{V}$)

项目	符号	条件	最小值	典型值	最大值	单位
温度传感器的输出电压	$V_{\text{TMP}S25}$	$T_A = 25^\circ\text{C}$	-	1.09	-	V
内部基准电压	V_{BGR}	$T_A = -40 \sim 10^\circ\text{C}$	1.30	1.45	1.60	V
		$T_A = 10 \sim 70^\circ\text{C}$	1.38	1.45	1.52	V
		$T_A = 70 \sim 125^\circ\text{C}$	1.35	1.45	1.55	V
		$T_A = -40 \sim 10^\circ\text{C}$	2.15	2.40	2.65	V
		$T_A = 10 \sim 70^\circ\text{C}$	2.28	2.40	2.52	V
		$T_A = 70 \sim 125^\circ\text{C}$	2.23	2.40	2.57	V
温度系数	$F_{V_{\text{TMP}S}}$	-	-	-3.2	-	$\text{mV}/^\circ\text{C}$
运行稳定等待时间	T_{AMP}	-	5	-	-	μs

备注：由设计保证，量产不测试。

7.8.3 D/A 转换器

(若无特殊说明, $T_A = 25^\circ\text{C}$ 、 $V_{\text{DD}} = 5\text{V}$ 、 $V_{\text{SS}} = 0\text{V}$)

项目	符号	条件	最小值	典型值	最大值	单位
工作电流	I_{VDD}	输入码=800, $T_A = -40 \sim 125^\circ\text{C}$	0.4	1	1.5	mA
关断电流	I_{SD}	$T_A = -40 \sim 125^\circ\text{C}$	-	0.01	5	μA
分辨率	RES	-	-	-	12	bit
综合误差	ET	Buffer off	-	± 6	-	LSB
		Buffer on	-	± 8	-	
微分非线性误差	DNL	-	-	± 4	-	LSB
失调电压	V_{osbuf}	Buffer 失调电压	-	± 5	-	mV
输出范围	V_{out}	Buffer off	1	-	$V_{\text{REF}} - 1$	LSB
		Buffer on	参考为 V_{DD}	0.3	$V_{\text{DD}} - 0.3$	V
			参考为 V_{REF} , $V_{\text{DD}} \geq 3\text{V}$	0.3	-	V_{REF}
输出带载	R_{LAOD}	-	5	-	-	$\text{K}\Omega$
转换速度	Update rate	i 到 i+1LSB, $\text{CLOAD} = 50\text{pF}$	-	-	200K	Hz
启动时间	T_{ST}	-	-	-	10	μs
输出阻抗	R_{out}	Buffer off	-	12.5	15	$\text{K}\Omega$

备注：由设计保证，量产不测试。

7.8.4 比较器

(若无特殊说明, $T_A=25^{\circ}\text{C}$ 、 $V_{DD}=5\text{V}$ 、 $V_{SS}=0\text{V}$)

项目	符号	条件	最小值	典型值	最大值	单位
工作电流	I_{VDD}	$T_A=-40\sim 125^{\circ}\text{C}$	50	120	200	μA
关断电流	I_{SD}	$T_A=-40\sim 125^{\circ}\text{C}$	-	0.01	0.6	μA
输入失调电压	V_{OFFSET}	-	-	± 6		mV
输入电压范围	V_{IN}	-	0	-	V_{DD}	V
迟滞电压	V_{HYS}			± 20 ± 40 ± 60		mV
响应时间	T_{CR} , T_{CF}	输入 $V_{ip}=V_{in}\pm 100\text{mV}$	-	50	100	ns
运行稳定时间	T_{STB}	-	-	-	2	us

备注: 由设计保证, 量产不测试。

7.8.5 可编程增益放大器 PGA

(若无特殊说明, $T_A=25^{\circ}\text{C}$ 、 $V_{DD}=5\text{V}$ 、 $V_{SS}=0\text{V}$)

参数	符号	条件	最小值	典型值	最大值	单位	
工作电流	I_{VDD}	$T_A=-40\sim 125^{\circ}\text{C}$	0.5	0.9	1.4	mA	
关断电流	I_{SD}	$T_A=-40\sim 125^{\circ}\text{C}$	-	0.01	1.2	μA	
输入偏差电压	V_{IOPGA}	$G=8$	-	± 3	± 10	mV	
输入电压范围	V_{IPGA}	-	0	-	$V_{DD}-1.3$	V	
输出电压范围	V_{IOHPGA}	-	0.3	-	-	V	
	V_{IOLPGA}	-	-	-	$V_{DD}-0.3$	V	
增益偏差	EG	x1~x8	-	± 3	-	%	
		x10~x32	-	± 5	-	%	
转换速率 ^{注2}	SR_{RPGA}	上升 $V_{ip}-V_{in}=0\text{V}$ to 1 V	$G=1$	7	-	-	V/us
			$G=4$	10	-	-	
	SR_{FPGA}	下降 $V_{ip}-V_{in}=1\text{V}$ to 0 V	$G=1$	7	-	-	
			$G=4$	10	-	-	
单位增益带宽	BW	$G=1$, 负载 $RC=10\text{k}\Omega/1\mu\text{F}$	5			MHz	
带载能力	I_{LOAD}				2	mA	
运行稳定时间 ^{注1}	T_{PGA}	-	-	-	10	us	
工作电流	I_{PGADD}	参照 7.5.2 电源电流特性					

注1: 从PGA动作使能 ($PGAEN=1$) 到满足PGA的各项DC和AC式样要求所需要的时间。

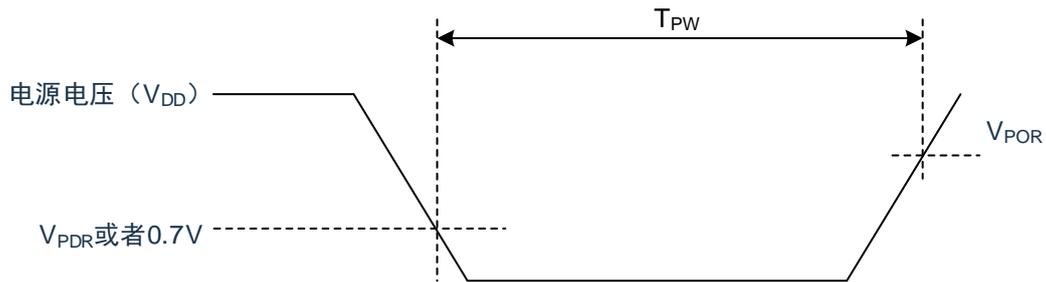
注2: 由设计保证, 量产不测试。

7.8.6 POR 电路特性

($T_A = -40 \sim 125^\circ\text{C}$ 、 $V_{SS} = 0\text{V}$)

项目	符号	条件	最小值	典型值	最大值	单位
检测电压	V_{POR}	电源电压上升时	-	1.50	2.0	V
	V_{PDR}	电源电压下降时	1.37	1.45	-	V
最小脉宽 ^{注1}	T_{PW}	-	300	-	-	us

注1：这是在 V_{cap} 低于 V_{PDR} 时POR复位所需的时间。另外，在深度睡眠 模式中通过设定时钟运行状态控制寄存器（CSC）的bit0（HISTOP）和bit7（MSTOP）停止主系统时钟（ F_{MAIN} ）的振荡时，是从 V_{cap} 低于0.7V到回升超过 V_{POR} 为止的POR复位所需的时间。



备注：由设计保证，量产不测试。

7.8.7 LVD 电路特性

(1) 复位模式、中断模式

($T_A = -40 \sim 125^\circ\text{C}$ 、 $V_{PDR} \leq V_{cap} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

项目	符号	条件	最小值	典型值	最大值	单位
检测电压	V _{LVD0}	电源电压上升时	-	4.06	4.26	V
		电源电压下降时	3.78	3.98	-	V
	V _{LVD1}	电源电压上升时	-	3.75	-	V
		电源电压下降时	-	3.67	-	V
	V _{LVD2}	电源电压上升时	-	3.02	-	V
		电源电压下降时	-	2.96	-	V
	V _{LVD3}	电源电压上升时	-	2.71	-	V
		电源电压下降时	-	2.65	-	V
	V _{LVD4}	电源电压上升时	-	2.09	2.16	V
		电源电压下降时	1.97	2.04	-	V
最小脉宽	T _{LW}	-	300	-	-	us
检测延迟	-	-	-	-	300	us

备注：由设计保证，量产不测试。

(2) 中断 & 复位模式

($T_A = -40 \sim 125^\circ\text{C}$ 、 $V_{PDR} \leq V_{cap} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

项目	符号	条件	最小值	典型值	最大值	单位		
中断 & 复位模式	V _{LVDB0}	V _{POC2} =0	下降复位电压		1.78	1.84	-	V
	V _{LVDB2}	V _{POC1} =0 V _{POC0} =1	L _{VIS1} =0	上升复位解除电压	-	2.09	2.16	V
			L _{VIS0} =1	下降中断电压	1.97	2.04	-	V
	V _{LVDC0}	V _{POC2} =0 V _{POC1} =1 V _{POC0} =0	下降复位电压		-	2.45	-	V
	V _{LVDC2}		L _{VIS1} =0	上升复位解除电压	-	2.71	-	V
			L _{VIS0} =1	下降中断电压	-	2.65	-	V
	V _{LVDC3}		L _{VIS1} =0	上升复位解除电压	-	3.75	-	V
			L _{VIS0} =0	下降中断电压	-	3.67	-	V
	V _{LVcap0}		V _{POC2} =0 V _{POC1} =1 V _{POC0} =1	下降复位电压		--	2.75	-
	V _{LVcap2}	L _{VIS1} =0		上升复位解除电压	-	3.02	-	V
		L _{VIS0} =1		下降中断电压	-	2.96	-	V
	V _{LVcap3}	L _{VIS1} =0		上升复位解除电压	-	4.06	4.26	V
L _{VIS0} =0		下降中断电压	3.78	3.98	-	V		

备注：由设计保证，量产不测试。

7.8.8 复位时间与电源电压的上升斜率特性

($T_A = -40 \sim 125^\circ\text{C}$ 、 $V_{SS} = 0\text{V}$)

项目	符号	条件	最小值	典型值	最大值	单位
复位时间	T _{RESET}	-	-	1	-	ms
电源电压的上升斜率	S _{Vcap}	-	-	-	54	V/ms

备注：由设计保证，量产不测试。

7.9 LIN 收发器特性

7.9.1 极限参数

参数	符号	测试条件	值	单位
电源电压	V_{BAT}	对地电位	-0.3 ~ +40	V
引脚电压	V_{CC}	对地电位	-0.3~ +7	V
	V_{RXD}	对地电位	-0.3~ $V_{CC}+0.3$	V
	V_{EN}	对地电位	-0.3~ $V_{CC}+0.3$	V
	V_{RSTN}	对地电位	-0.3~ $V_{CC}+0.3$	V
	V_{TXD}	对地电位	-0.3~ $V_{CC}+0.3$	V
	V_{LIN}	对地对 V_{BAT} 电位	-40~ +40	V
结温	T_j	-	-40 ~ 150	°C
储存温度	T_{stg}	-	-55 ~ 150	°C

注意：最大极限参数值指超过该值时可能会使器件发生不可恢复的损坏。在这些条件之下是不利于器件正常工作的，器件连续工作在最大允许额定值下可能影响器件可靠性，所有电压的参考点为地。

7.9.2 直流特性

参数	符号	测试条件	最小值	典型值	最大值	单位
功耗						
V _{BAT} 引脚上消耗的电 流	I _{BAT}	休眠模式: (V _{LIN} =V _{BAT})	-	10	-	μA
		待机模式: (V _{LIN} =V _{BAT})	-	40	-	μA
		正常模式 (隐性): (V _{LIN} =V _{BAT} ; V _{TXD} =V _{CC} ; V _{RSTN} =HIGH)	-	200	-	μA
		正常模式 (显性): (V _{BAT} =12V; V _{TXD} =0V; V _{RSTN} =HIGH)	-	2.5	-	mA
上电复位						
V _{BAT} 掉电阈值电压	V _{th(BAT)L}	-	3	-	4.7	V
V _{BAT} 上电阈值电压	V _{th(BAT)H}	-	-	-	5.25	V
V _{BAT} 迟滞电压	V _{hys(BAT)}	-	50	-	-	V
V_{CC} 引脚						
稳压源输出电压	V _{CC}	V _{CC(nom)} = 5V; I _{CC} = -70mA~0	4.9	5	5.1	V
稳压源输出限流	I _{olim}	V _{CC} = 0 ~ 5.5V	-250	-	-70	mA
掉电检测电压	V _{UVD}	V _{CC(nom)} = 5V	4.2	-	4.6	V
掉电恢复电压	V _{UVR}	V _{CC(nom)} = 5V	4.6	-	4.9	V
V _{BAT} 至 V _{CC} 导通电阻	R _(VBAT-VCC) [1]	V _{CC(nom)} = 5 V; V _{BAT} = 4.5V~ 5.5V I _{V1} = -70 mA~ -5mA	-	-	5	Ω
输出电容	C _O [1]	ESR < 5Ω	2.2	10	-	μF
TXD 引脚						
输入阈值电压	V _{th(SW)}	V _{CC} = 2.97V~5.5V	0.3V _{CC}	-	0.7V _{CC}	V
输入迟滞电压	V _{hys(i)}	V _{CC} = 2.97V~5.5V	200	-	-	mV
上拉电阻	R _{pu}	-	5	12	25	kΩ
RXD 引脚						
高电平输出电流	I _{OH}	正常模式 V _{LIN} = V _{BAT} ; V _{RXD} = V _{CC} - 0.4V	-	-	-0.4	mA
低电平输出电流	I _{OL}	正常模式 V _{LIN} = 0; V _{RXD} = 0.4V	0.4	-	-	mA
EN 引脚						
输入阈值电压	V _{th(SW)}	-	0.8	-	2	V
下拉电阻	R _{pd}	-	50	130	400	kΩ
RSTN 引脚						
上拉电阻	R _{pu}	V _{RSTN} = V _{CC} - 0.4V V _{CC} = 2.97V~5.5V	3	-	12	kΩ
低电平输出电流	I _{OL}	V _{RSTN} = 0.4V V _{CC} = 2.97V~5.5V -40°C < T _j < 195°C	3.2	-	40	mA
低电平输出电压	V _{OL}	V _{CC} = 2.5V~5.5 V	0	-	0.5	V

		-40°C<T _j <195°C				
高电平输出电压	V _{OH}	-40°C<T _j <195°C	0.8V _{CC}	-	V _{CC} +0.3	V
LIN 引脚						
驱动器显性限流	I _{BUS_LIM}	V _{TXD} =0V; V _{LIN} =V _{BAT} =18V	40	-	100	mA
接收器隐性输入漏电流	I _{BUS_PAS_rec}	V _{TXD} =V _{CC} ; V _{LIN} =18V; V _{BAT} =5.5V	-	-	20	μA
接收器显性输入漏电流	I _{BUS_PAS_dom}	正常模式; V _{TXD} =V _{CC} ; V _{LIN} =0V; V _{BAT} =12V	-1000	-	-	μA
总线对地漏电流	I _{L(log)}	V _{BAT} =18V; V _{LIN} =0V	-1000	-	10	μA
总线对电源漏电流	I _{L(lob)}	V _{BAT} =0V; V _{LIN} =18V	-	-	20	μA
接收器显性翻转阈值电压	V _{th(dom)RX}	V _{BAT} =5.5V~18V	-	-	0.4V _{BAT}	V
接收器隐性翻转阈值电压	V _{th(rec)RX}	V _{BAT} =5.5V~18V	0.6V _{BAT}	-	-	V
接收器中心翻转阈值电压	V _{th(RX)cntr}	V _{BAT} =5.5V~18V V _{th(RX) cntr} = (V _{th(rec)RX} + V _{th(dom)RX})/2	0.475V _{BAT}	0.5V _{BAT}	0.525V _{BAT}	V
接收器迟滞阈值电压	V _{th(hys)RX}	V _{BAT} =5.5V~18V V _{th(hys)RX} =V _{th(rec)RX} - V _{th(dom)RX}	-	-	0.175V _{BAT}	V
从机电阻	R _{slave}	LIN和V _{BAT} 之间的等效电阻; V _{LIN} = 0V; V _{BAT} =12V	20	30	60	KΩ
LIN 引脚等效电容	C _{LIN} [1]	-	-	-	30	pF
显性输出电压	V _{O(dom)}	正常模式; V _{TXD} =0V; V _{BAT} =7V	-	-	1.4	V
		正常模式; V _{TXD} =0V; V _{BAT} =18V	-	-	2.0	V
热关断						
关断结温	T _{j(sd)} [1]	-	150	180	200	°C

(如无另外说明, 5.5V≤V_{BAT}≤28V, -40°C≤T_j≤150°C, 典型值在 V_{BAT}=13V, T_j=25°C 情况下。)

[1]设计值保证, 非测试结果。

7.9.3 开关特性

参数	符号	测试条件	最小值	典型值	最大值	单位
占空比						
占空比 1	$\delta 1$ [1][2]	Vth(rec)(max)=0.744×VBAT; Vth(dom)(max)=0.581×VBAT; t _{bit} =50μs; V _{BAT} =7V~18V	0.396	-	-	-
		Vth(rec)(max)=0.76×VBAT; Vth(dom)(max)=0.593×VBAT; t _{bit} =50μs; V _{BAT} =5.5V~7V	0.396	-	-	-
占空比 2	$\delta 2$ [2][3]	Vth(rec)(min)=0.422×VBAT; Vth(dom)(min)=0.284×VBAT; t _{bit} =50μs; V _{BAT} =7.6V~18V	-	-	0.581	-
		Vth(rec)(min)=0.41×VBAT; Vth(dom)(min)=0.275×VBAT; t _{bit} =50μs; V _{BAT} =6.1V~7.6V	-	-	0.581	-
占空比 3	$\delta 3$ [1][2]	Vth(rec)(max)=0.778×VBAT; Vth(dom)(max)=0.616×VBAT; t _{bit} =96μs; V _{BAT} =7V~18V	0.417	-	-	-
		Vth(rec)(max)=0.797×VBAT; Vth(dom)(max)=0.630×VBAT; t _{bit} =96μs; V _{BAT} =5.5V~7V	0.417	-	-	-
占空比 4	$\delta 4$ [2][3]	Vth(rec)(min)=0.389×VBAT; Vth(dom)(min)=0.251×VBAT; t _{bit} =96μs; V _{BAT} =7.6V~18V	-	-	0.590	-
		Vth(rec)(min)=0.378×VBAT; Vth(dom)(min)=0.242×VBAT; t _{bit} =96μs; V _{BAT} =6.1V~7.6V	-	-	0.590	-
时序特性						
接收器传播延时	t _{PD(RX)} [4]	-	-	-	6	μs
接收器传播延时时对称性	t _{PD(RX)sym} [4]	-	-2	-	2	μs
LIN 的显性唤醒时间 (远程唤醒)	t _{wake(dom)LIN}	休眠模式	30	65	150	μs
WAKE_N 的显性唤醒时间 (本地唤醒)	t _{wake(dom)WAKE_N}	休眠模式	7	22	50	μs
进入正常模式时间	t _{gotonorm}	-	2	5	10	μs
进入休眠模式时间	t _{gotosleep}	-	2	5	10	μs
TXD 显性超时时间	t _{to(dom)TXD}	V _{TXD} =0V	27	52	90	ms

(如无另外说明, 5.5V≤V_{BAT}≤27V, -40°C≤T_{vj}≤150°C, 典型值在 V_{BAT}=12V, T_{vj}=25°C 情况下。)

$$1) \quad \delta 1, \delta 3 = \frac{t_{bus(rec)(min)}}{2 \times t_{bit}}$$

2) 总线负载: (1) C_L=1nF, R_L=1kΩ; (2) C_L=6.8nF, R_L=660Ω; (3) C_L=10nF, R_L=500Ω

$$3) \quad \delta 2, \delta 4 = \frac{t_{bus(rec)(max)}}{2 \times t_{bit}}$$

4) 接收器输出引脚 RXD 负载情况: C_{TXD}=20pF, R_{RXD}=2.4kΩ

7.10 存储器特性

7.10.1 Flash 存储器

($T_A = -40 \sim 125^\circ\text{C}$ 、 $2.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$ 、 $V_{\text{SS}} = \text{GND} = 0\text{V}$)

符号	参数	测试条件	最小值	最大值	单位
T_{PROG}	字写入时间 (32bit)	$T_A = -40 \sim 125^\circ\text{C}$	24	30	us
T_{ERASE}	扇区擦除时间	$T_A = -40 \sim 125^\circ\text{C}$	4	5	ms
	片擦除时间	$T_A = -40 \sim 125^\circ\text{C}$	20	40	ms
N_{END}	可擦写次数	$T_A = -40 \sim 125^\circ\text{C}$	20,000	-	次
T_{RET}	数据保存期限	$T_A = 125^\circ\text{C}$	20	-	年

备注：由设计保证，量产不测试。

7.10.2 RAM 存储器

($T_A = -40 \sim 125^\circ\text{C}$ 、 $2.0\text{V} \leq V_{\text{cap}} \leq 5.5\text{V}$ 、 $V_{\text{SS}} = \text{GND} = 0\text{V}$)

符号	参数	测试条件	最小值	最大值	单位
V_{RAMHOLD}	RAM 保持电压	$T_A = -40 \sim 125^\circ\text{C}$	0.8	-	V

备注：由设计保证，量产不测试。

7.11 EMS 特性

7.11.1 ESD 电气特性

符号	参数	测试条件	等级
$V_{ESD(HBM)}$	静电放电 (人体放电模式 HBM)	AEC-Q100-002 Rev-E: 2013	3A

备注：由设计保证，量产不测试。

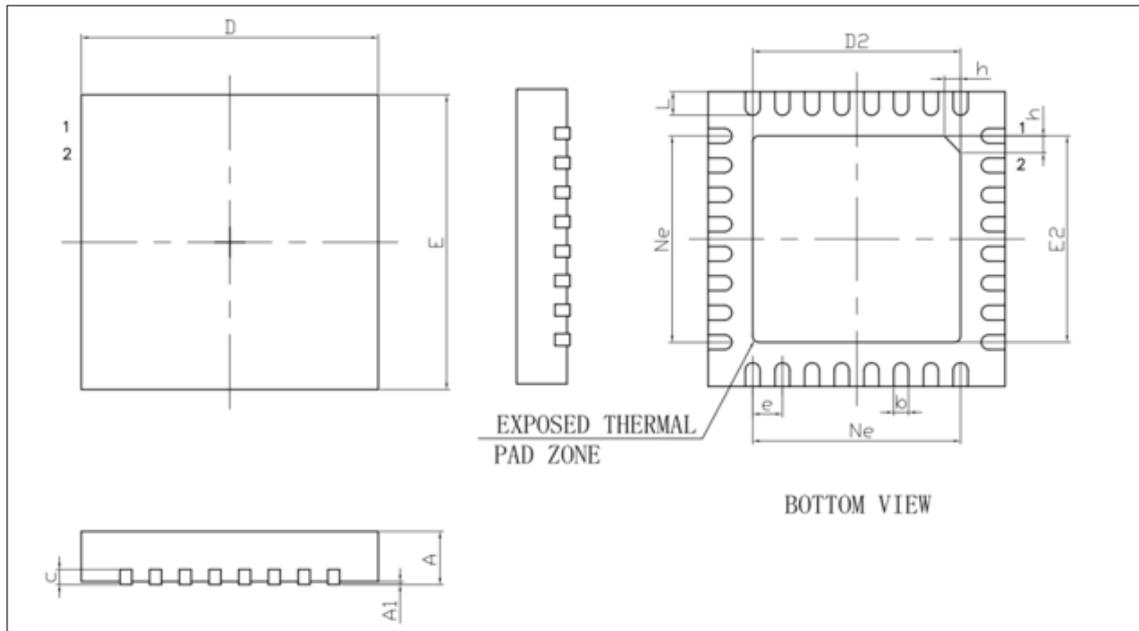
7.11.2 Latch-up 电气特性

符号	参数	测试条件	等级
LU	Static latch-up class	AEC-Q100-004 Rev-D: 2012	IIA

备注：由设计保证，量产不测试。

8 封装信息

8.1 QFN32 (5x5mm, 0.5mm)



Symbol	Millimeter		
	Min	Nom	Max
A	0.70	0.75	0.80
A1	-	0.02	0.05
b	0.18	0.25	0.30
c	0.18	0.20	0.25
D	4.90	5.00	5.10
D2	3.40	3.50	3.60
e	0.50BSC		
Ne	3.50BSC		
E	4.90	5.00	5.10
E2	3.40	3.50	3.60
L	0.35	0.40	0.45
h	0.30	0.35	0.40

注意：封装尺寸不包括模的毛边凸起或门毛刺。

9 版本历史

版本	日期	修订内容
V0.0.1	2023年5月	初始版本
V0.0.2	2023年8月	1) 更正功能描述内容 2) 修改1.1章节描述 3) 修改4章节存储器映射内容 4) 修改5.1/5.1.1/5.2功能描述 5) 修改6.2.1/6.2.2/6.7.1/6.21/6.22/6.23章节内容 6) 新增“LIN/UART模块(LIN)”章节 7) 更正7.2/7.9.2电气参数
V0.0.3	2023年9月	1) 相关电气特性描述方式变更 2) 增加章节：6.4 LIN收发器内容
V0.1.0	2023年10月	1) 更新章节6.1/6.24 内容描述 2) 更新7.6章节参数
V0.1.1	2023年10月	1) 更新7.9.2 章节参数 2) 更正6.5 联动控制器和功能章节内容
V0.5.0	2023年11月	1) 更新手册中的TBD参数 2) 章节7.2、7.5.2中增加部分参数
V0.5.1	2023年11月	1) 更新7.5.1、7.5.2章节参数 2) 更新7.10.1 Flash擦写次数 3) 更新功能章节内容
V0.5.2	2023年12月	1) 修改5.1.1 引脚功能说明 2) 增加5.3 章节内容 3) 更新7.5.2 章节参数
V0.5.3	2024年4月	1) 修改7.1 章节典型应用外围电路 2) 7.3 章节中增加注入电流参数 3) 修改Vcap功能描述
V0.5.4	2024年4月	更正2 章节产品结构图
V0.5.5	2024年7月	1) 更正7.5.2章节表格中的数据 2) 修改7.2/7.3/7.4.1/7.4.2/7.5.2/7.8.2/7.8.3量产测试相关备注 3) 7.8.3章节中删除TBD 4) 更新QFN32封装信息 5) 修改EMS特性内容